

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-247537  
(43)Date of publication of application : 19.09.1997

(51)Int.Cl.

H04N 5/335  
H01L 27/146

(21)Application number : 08-056280

(71)Applicant : TOSHIBA CORP

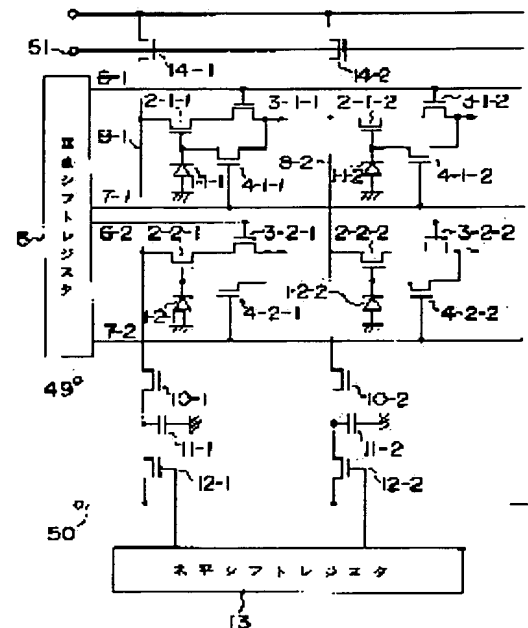
(22)Date of filing : 13.03.1996

(72)Inventor : MATSUNAGA MASAYUKI

## (54) SOLID-STATE IMAGE PICKUP DEVICE

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To attain the reduction of power consumption and the extension of a working range in configuration using an amplification type MOS sensor.  
**SOLUTION:** This device is constituted so as to be provided with an image pickup area in which a photosensitive cell consisting of a photodiode 1, an amplifying transistor 2, a vertical selecting transistor 3 and a resetting transistor is arranged in two-dimensional shape, plural vertical signal lines 8 to read out the output of the amplifying transistor 2, load transistors 14 installed at one ends of the vertical signal lines 8, amplification signal accumulation capacitance 11 connected to the other ends of the vertical signal lines 8 through signal fetching transistors 10, and horizontal selecting transistors 12 to connect the line signal accumulation capacitance 11 and a horizontal signal line 50. In this case, a current is allowed to flow in the load transistor 14 when the signal of the photodiode 1 is taken out to the vertical signal line 8, and when the signal is not taken out to the vertical signal line 8, the current is not allowed to flow.



## LEGAL STATUS

[Date of request for examination]

25.12.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開平9-247537

(43) 公開日 平成9年(1997)9月19日

(51) Int.Cl. <sup>8</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 N 5/335			H 0 4 N 5/335	E
H 0 1 L 27/146			H 0 1 L 27/14	A

審査請求 未請求 請求項の数32 O L (全 32 頁)

(21) 出願番号 特願平8-56280

(22) 出願日 平成8年(1996)3月13日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 松長 誠之

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内

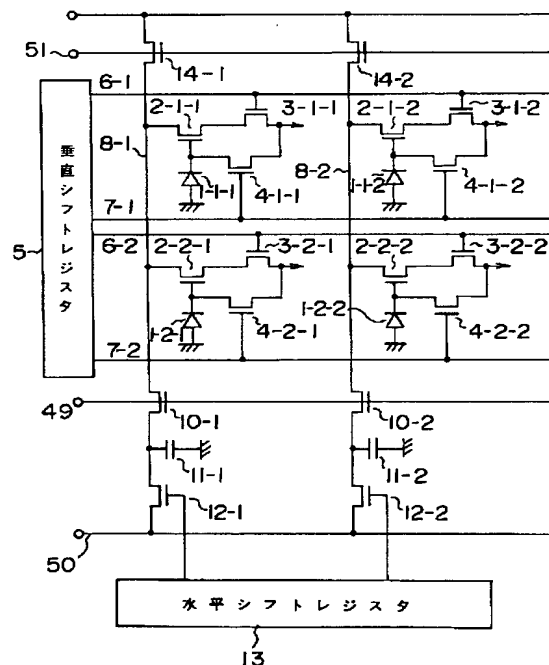
(74) 代理人 弁理士 鈴江 武彦

(54) 【発明の名称】 固体撮像装置

(57) 【要約】

【課題】 増幅型MOSセンサを用いた構成において、消費電力の低減と動作範囲の拡大をはかる。

【解決手段】 半導体基板上にフォトダイオード1、増幅トランジスタ2、垂直選択トランジスタ3、及びリセットトランジスタからなる感光セルを2次元状に配列した撮像領域と、増幅トランジスタ2の出力を読み出す複数の垂直信号線8と、垂直信号線8の一端に設けられた負荷トランジスタ14と、垂直信号線8の他端に信号取り込みトランジスタ10を介して接続された増幅信号蓄積容量11と、行信号蓄積容量11と水平信号線50とをつなぐ水平選択トランジスタ12とを備えた増幅型の固体撮像装置において、フォトダイオード1の信号を垂直信号線8に取り出すときに負荷トランジスタ14に電流を流し、信号を垂直信号線8に取り出さないとき電流を流さない。



## 【特許請求の範囲】

【請求項 1】半導体基板上に光電変換手段、信号電荷蓄積手段、信号電荷排出手段、行選択手段、及び増幅手段からなる感光セルを 2 次元状に配列した撮像領域と、この撮像領域に行方向に配された複数の垂直選択線と、これらの垂直選択線を駆動する垂直選択手段と、増幅手段の出力を読み出す列方向に配された複数の垂直信号線と、これらの垂直信号線に設けられた複数の垂直信号線駆動補助手段と、垂直信号線の端に設けられた行信号蓄積手段と、垂直信号線の信号を行信号蓄積手段に伝達する信号取り込み手段と、行信号蓄積手段に隣接して行方向に配された水平信号線と、この水平信号線と行信号蓄積手段をつなぐ水平読み出し手段と、この水平読み出し手段を駆動する水平選択手段と、を備えた増幅型の固体撮像装置において、

水平信号線に水平読み出し手段を介して信号が読み出されている第 1 の水平期間とそれ以外の第 2 の水平期間が存在し、第 2 の水平期間内又は第 1 と第 2 の水平期間の境界において垂直信号線駆動補助手段に流す電流を変化させることを特徴とする固体撮像装置。

【請求項 2】垂直選択手段から第 2 の水平期間に発生し、垂直選択線を介して伝達され行選択手段に印加され、選択された単数又は複数の行の増幅手段を活性化するアドレスパルスと、垂直信号線駆動補助手段に印加され垂直信号線補助手段に電流を流す垂直信号線駆動パルスとがオーバーラップしている期間が存在し、垂直信号線の信号を行信号蓄積手段に取り込むときに信号取り込み手段に印加する信号取り込みパルスの後縁が、アドレスパルスと垂直信号線駆動パルスのオーバーラップ期間にあることを特徴とする請求項 1 記載の固体撮像装置。

【請求項 3】垂直信号線駆動補助手段が、負荷 MOS トランジスタであることを特徴とする請求項 2 記載の固体撮像装置。

【請求項 4】垂直選択手段から第 2 の水平期間に発生し、垂直選択線を介して伝達され行選択手段に印加され、選択された単数又は複数の行の増幅手段を活性化するアドレスパルスと、垂直信号線駆動補助手段に印加され垂直信号線補助手段に電流を流す垂直信号線駆動パルスとがオーバーラップしている期間があり、垂直信号線の信号を行信号蓄積手段に取り込むときに信号取り込み手段に印加する信号取り込みパルスの後縁が、アドレスパルスが ON でかつ垂直信号線駆動パルスが OFF の期間にあることを特徴とする請求項 1 記載の固体撮像装置。

【請求項 5】信号取り込みパルスの前縁が、垂直信号線駆動パルスが ON 期間内又はその前の OFF の期間内にあることを特徴とする請求項 4 記載の固体撮像装置。

【請求項 6】増幅手段が MOS トランジスタであり、信号取り込みパルスの前縁が垂直信号線駆動パルスが OFF

F 後、選択された行の増幅トランジスタが強反転状態にある期間内にあることを特徴とする請求項 4 記載の固体撮像装置。

【請求項 7】半導体基板上に光電変換手段、信号電荷蓄積手段、信号電荷排出手段、行選択手段、及び増幅手段からなる感光セルを 2 次元状に配列した撮像領域と、この撮像領域に行方向に配された複数の垂直選択線と、これらの垂直選択線を駆動する垂直選択手段と、増幅手段の出力を読み出す列方向に配された複数の垂直信号線と、これらの垂直信号線に設けられた複数の垂直信号線駆動補助手段と、垂直信号線の端に設けられ垂直信号線に時間差を持って現れる雑音と信号を取り込み差し引く雑音抑圧手段と、この雑音抑圧手段に隣接して行方向に配された水平信号線と、この水平信号線と雑音抑圧手段の出力をつなぐ水平読み出し手段と、この水平読み出し手段を駆動する水平選択手段と、を備えた増幅型の固体撮像装置において、

水平信号線に水平読み出し手段を介して信号が読み出されている第 1 の水平期間とそれ以外の第 2 の水平期間が存在し、

垂直選択手段から第 2 の水平期間に発生し、垂直選択線を介して伝達され行選択手段に印加され、選択された単数又は複数の行の増幅手段を活性化するアドレスパルスと、垂直信号線駆動補助手段に印加され垂直信号線補助手段に電流を流す垂直信号線駆動パルスとがオーバーラップしている期間が存在し、

選択された行の信号電荷蓄積手段に蓄積された信号電荷が信号電荷排出手段により排出される前で、かつアドレスパルスと垂直信号線駆動パルスのオーバーラップ期間内に、雑音抑圧手段に印加され垂直信号線に発生する信号を取り込みその状態を保持する第 1 の雑音抑圧パルスの後縁があり、

選択された行の信号電荷蓄積手段に蓄積された信号電荷が選択された行の信号電荷排出手段により排出された後で、かつアドレスパルスと垂直信号線駆動パルスのオーバーラップ期間内に、雑音抑圧手段に印加され垂直信号線に発生する雑音を取り込み信号との差信号を発生する第 2 の雑音抑圧パルスの後縁があることを特徴とする固体撮像装置。

【請求項 8】選択された行の信号電荷蓄積手段に蓄積された信号電荷が選択された行の信号電荷排出手段により排出される前で、第 2 の水平期間に発生する第 1 のアドレスパルスと第 1 の垂直信号線駆動パルスとのオーバーラップ期間内に第 1 の雑音抑圧パルスの後縁があり、選択された行の信号電荷蓄積手段に蓄積された信号電荷が選択された行の信号電荷排出手段により排出された後で、第 2 の水平期間に発生する第 2 のアドレスパルスと第 2 の垂直信号線駆動パルスとのオーバーラップ期間内に第 2 の雑音抑圧パルスの後縁があることを特徴とする請求項 7 記載の固体撮像装置。

【請求項9】第1のアドレスパルス、第1の垂直信号線駆動パルス及び第1の雑音抑圧パルスの前に単数又は複数のダミーのアドレスパルス、単数又は複数のダミーの垂直信号線駆動パルス及び単数又は複数のダミーの雑音抑圧パルスが存在することを特徴とする請求項8記載の固体撮像装置。

【請求項10】半導体基板上に光電変換手段、信号電荷蓄積手段、信号電荷排出手段、行選択手段、及び増幅手段からなる感光セルを2次元状に配列した撮像領域と、この撮像領域に行方向に配された複数の垂直選択線と、これらの垂直選択線を駆動する垂直選択手段と、増幅手段の出力を読み出す列方向に配された複数の垂直信号線と、これらの垂直信号線に設けられた複数の垂直信号線駆動補助手段と、垂直信号線の端に設けられ垂直信号線に時間差を持って現れる雑音と信号を取り込み差し引く雑音抑圧手段と、この雑音抑圧手段に隣接して行方向に配された水平信号線と、この水平選択線と雑音抑圧手段の出力をつなぐ水平読み出し手段と、この水平読み出し手段を駆動する水平選択手段と、を備えた増幅型の固体撮像装置において、

水平信号線に水平読み出し手段を介して信号が読み出されている第1の水平期間とそれ以外の第2の水平期間が存在し、

垂直信号線駆動補助手段に印加され垂直信号線補助手段に電流を流す第1の垂直信号線駆動パルスの後縁が、選択された行の信号電荷蓄積手段に蓄積された信号電荷が信号電荷排出手段により排出される前で、垂直選択手段から第2の水平期間内に発生し垂直選択線を介して伝達され行選択手段に印加され選択された単数又は複数の行の増幅手段を活性化するアドレスパルス内にあり、雑音抑圧手段に印加され垂直信号線に発生する信号を取り込みその状態を保持する第1の雑音抑圧パルスの後縁が、アドレスパルスがONでかつ第1の垂直信号線駆動パルスがOFFの期間にあり、

かつ第2の垂直信号線駆動パルスの後縁が、選択された行の信号電荷蓄積手段に蓄積された信号電荷が信号電荷排出手段により排出された後でかつアドレスパルス内にあり、

アドレスパルスがONでかつ第2の垂直信号線駆動パルスがOFFの期間に、雑音抑圧手段に印加され垂直信号線に発生する雑音を取り込み信号との差信号を発生する第2の雑音抑圧パルスの後縁があることを特徴とする固体撮像装置。

【請求項11】垂直信号線駆動補助手段に印加され垂直信号線補助手段に電流を流す第1の垂直信号線駆動パルスの後縁が、選択された行の信号電荷蓄積手段に蓄積された信号電荷が信号電荷排出手段により排出される前で、垂直選択手段から第2の水平期間内に発生し垂直選択線を介して伝達され行選択手段に印加され選択された単数又は複数の行の増幅手段を活性化する第1のアドレ

スパルス内にあり、

雑音抑圧手段に印加され垂直信号線に発生する信号を取り込みその状態を保持する第1の雑音抑圧パルスの後縁が、第1のアドレスパルスがONでかつ第1の垂直信号線駆動パルスがOFFの期間にあり、

かつ第2の垂直信号線駆動パルスの後縁が、選択された行の信号電荷蓄積手段に蓄積された信号電荷が信号電荷排出手段により排出された後でかつ第2のアドレスパルス内にあり、

10 第2のアドレスパルスがONでかつ第2の垂直信号線駆動パルスがOFFの期間に、雑音抑圧手段に印加され垂直信号線に発生する雑音を取り込み信号との差信号を発生する第2の雑音抑圧パルスの後縁があることを特徴とする請求項10記載の固体撮像装置。

【請求項12】第1のアドレスパルス、第1の垂直信号線駆動パルス及び第1の雑音抑圧パルスの前に単数又は複数のダミーのアドレスパルス、単数又は複数のダミーの垂直信号線駆動パルス及び単数又は複数のダミーの雑音抑圧パルスが存在することを特徴とする請求項11記載の固体撮像装置。

20 【請求項13】半導体基板上に光電変換手段、信号電荷蓄積手段、電荷電圧変換手段、信号電荷蓄積手段から電荷電圧変換手段に信号電荷を転送する電荷転送手段、電荷電圧変換手段から電荷を排出する信号電荷排出手段、行選択手段と、増幅手段からなる感光セルを2次元に配列した撮像領域と、この撮像領域に行方向に配された複数の垂直選択線と、垂直選択線を駆動する垂直選択手段と、増幅手段の出力を読み出す列方向に配された複数の垂直信号線と、複数の垂直信号線に設けられた複数の垂直信号線駆動補助手段と、垂直信号線の端に設けられ垂直信号線に時間差を持って現れる雑音と信号を取り込み差し引く雑音抑圧手段と、この雑音抑圧手段に隣接して行方向に配された水平信号線と、この水平選択線と雑音抑圧手段の出力をつなぐ水平読み出し手段と、水平読み出し手段を駆動する水平選択手段と、を備えた増幅型の撮像装置において、

水平信号線に水平読み出し手段を介して信号が読み出されている第1の水平期間とそれ以外の第2の水平期間が存在し、

40 垂直選択手段から第2の水平期間に発生し、垂直選択線を介して伝達され行選択手段に印加され、選択された単数又は複数の行の増幅手段を活性化するアドレスパルスと、垂直信号線駆動補助手段に印加され垂直信号線補助手段に電流を流す垂直信号線駆動パルスとがオーバーラップしている期間が存在し、

選択された行の信号電荷蓄積手段に蓄積された信号電荷が電荷転送手段により電荷電圧変換手段に転送される前で、かつアドレスパルスと垂直信号線駆動パルスのオーバーラップ期間内に、雑音抑圧手段に印加され垂直信号線に発生する雑音を取り込みその状態を保持する第3の

雑音抑圧パルスの後縁があり、  
選択された行の信号電荷蓄積手段に蓄積された信号電荷が電荷転送手段により電荷電圧変換手段に転送された後で、かつアドレスパルスと垂直信号線駆動パルスのオーバーラップ期間内に、雑音抑圧手段に印加され垂直信号線に発生する信号を取り込み雑音との差信号を発生する第4の雑音抑圧パルスの後縁があることを特徴とする固体撮像装置。

【請求項14】垂直選択手段から第2の水平期間に発生し、垂直選択線を介して伝達され行選択手段に印加され、選択された単数又は複数の行の増幅手を活性化する第1のアドレスパルスと、垂直信号線駆動補助手段に印加され垂直信号線駆動補助手段に電流を流す第1の垂直信号線駆動パルスとがオーバーラップしている期間が存在し、

選択された行の信号電荷蓄積手段に蓄積された信号電荷が電荷転送手段により電荷電圧変換手段に転送される前で、かつ第1のアドレスパルスと第1の垂直信号線駆動パルスのオーバーラップ期間内に、雑音抑圧手段に印加され垂直信号線に発生する雑音を取り込みその状態を保持する第3の雑音抑圧パルスの後縁があり、

選択された行の信号電荷蓄積手段に蓄積された信号電荷が電荷転送手段により電荷電圧変換手段に転送された後で、第2のアドレスパルスと第2の垂直信号線駆動パルスのパルスを発生しそのオーバーラップ期間内に、雑音抑圧手段に印加され垂直信号線に発生する信号を取り込み雑音との差信号を発生する第4の雑音抑圧パルスの後縁があることを特徴とする請求項13記載の固体撮像装置。

【請求項15】第1のアドレスパルス、第1の垂直信号線駆動パルス及び第3の雑音抑圧パルスの前に単数又は複数のダミーのアドレスパルス、単数又は複数のダミーの垂直信号線駆動パルス及び単数又は複数のダミーの雑音抑圧パルスが存在することを特徴とする請求項14記載の固体撮像装置。

【請求項16】半導体基板上に光電変換手段、信号電荷蓄積手段、電荷電圧変換手段、信号電荷蓄積手段から電荷電圧変換手段に信号電荷を転送する電荷転送手段、電荷電圧変換手段から電荷を排出する信号電荷排出手段、行選択手段、増幅手段からなる感光セルを2次元状に配列した撮像領域と、この撮像領域に行方向に配された複数の垂直選択線と、垂直選択線を駆動する垂直選択手段と、増幅手段の出力を読み出す列方向に配された複数の垂直信号線と、複数の垂直信号線に設けられた複数の垂直信号線駆動補助手段と、垂直信号線の端に設けられ垂直信号線に時間差を持って現れる雑音と信号を取り込み差し引く雑音抑圧手段と、この雑音抑圧手段に隣接して行方向に配された水平信号線と、この水平選択線と雑音抑圧手段の出力をつなぐ水平読み出し手段と、水平読み出し手段を駆動する水平選択手段と、を備えた増幅型の

撮像装置において、

水平信号線に水平読み出し手段を介して信号が読み出されている第1の水平期間とそれ以外の第2の水平期間が存在し、

垂直選択手段から第2の水平期間に発生し、垂直選択線を介して伝達され行選択手段に印加され、選択された単数又は複数の行の増幅手を活性化するアドレスパルスと、垂直信号線駆動補助手段に印加され垂直信号線補助手段に電流を流す垂直信号線駆動パルスとがオーバーラップしている期間が存在し、

選択された行の信号電荷蓄積手段に蓄積された信号電荷が電荷転送手段により電荷電圧変換手段に転送される第1の転送動作後で、アドレスパルスと垂直信号線駆動パルスとのオーバーラップ期間内に、雑音抑圧手段に印加され垂直信号線に発生する信号を取り込みその状態を保持する第1の雑音抑圧パルスの後縁があり、

電荷電圧変換手段の信号電荷を電荷排出手段を介して排出した後でアドレスパルスと垂直信号線駆動パルスとのオーバーラップ期間内に、雑音抑圧手段に印加され垂直信号線に発生する信号を取り込み雑音との差信号を発生する第2の雑音抑圧パルスの後縁があることを特徴とする固体撮像装置。

【請求項17】電荷電圧変換手段の信号電荷を電荷排出手段を介して排出し、信号蓄積手段から電荷転送手段により電荷電圧変換手段に殆ど信号の無い空転送をする第2の転送動作後、アドレスパルスと垂直信号線駆動パルスのオーバーラップ期間内に雑音抑圧手段に印加され垂直信号線に発生する信号を取り込み雑音との差信号を発生する第2の雑音抑圧パルスの後縁があることを特徴とする請求項16記載の固体撮像装置。

【請求項18】水平信号線に水平読み出し手段を介して信号が読み出されている第1の水平期間とそれ以外の第2の水平期間が存在し、

垂直選択手段から第2の水平期間に発生し、垂直選択線を介して伝達され行選択手段に印加され、選択された単数又は複数の行の増幅手を活性化する第1のアドレスパルスと、垂直信号線駆動補助手段に印加され垂直信号線補助手段に電流を流す第1の垂直信号線駆動パルスとがオーバーラップしている期間が存在し、

選択された行の信号電荷蓄積手段に蓄積された信号電荷が電荷転送手段により電荷電圧変換手段に転送される第1の転送動作後で、第1のアドレスパルスと第1の垂直信号線駆動パルスのオーバーラップ期間内に、雑音抑圧手段に印加され垂直信号線に発生する信号を取り込みその状態を保持する第1の雑音抑圧パルスの後縁があり、

電荷電圧変換手段の信号電荷を電荷排出手段を介して排出した後で第2のアドレスパルスと第2の垂直信号線駆動パルスを発生しそのオーバーラップ期間内に、雑音抑圧手段に印加され垂直信号線に発生する信号を取り込み雑音との差信号を発生する第2の雑音抑圧パルスの後縁

があることを特徴とする請求項17記載の固体撮像装置。

【請求項19】電荷電圧変換手段の信号電荷を電荷排出手段を介して排出し、信号蓄積手段から電荷転送手段により電荷電圧変換手段に殆ど信号の無い空転送をする第2の転送動作後、第2のアドレスパルスと第2の垂直信号線駆動パルスを発生しそのオーバーラップ期間内に雑音抑圧手段に印加され垂直信号線に発生する信号を取り込み雑音との差信号を発生する第2の雑音抑圧パルスの後縁があることを特徴とする請求項18記載の固体撮像装置。

【請求項20】第1のアドレスパルス、第1の垂直信号線駆動パルス及び第1の雑音抑圧パルスの前に単数又は複数のダミーのアドレスパルス、単数又は複数のダミーの垂直信号線駆動パルス及び単数又は複数のダミーの雑音抑圧パルスが存在することを特徴とする請求項18又は19に記載の固体撮像装置。

【請求項21】半導体基板上に光電変換手段、信号電荷蓄積手段、電荷電圧変換手段、信号電荷蓄積手段から電荷電圧変換手段に信号電荷を転送する電荷転送手段、電荷電圧変換手段から電荷を排出する信号電荷排出手段、行選択手段、増幅手段からなる感光セルを2次元状に配列した撮像領域と、この撮像領域に行方向に配された複数の垂直選択線と、垂直選択線を駆動する垂直選択手段と、増幅手段の出力を読み出す列方向に配された複数の垂直信号線と、複数の垂直信号線に設けられた複数の垂直信号線駆動補助手段と、垂直信号線の端に設けられ垂直信号線に時間差を持って現れる雑音と信号を取り込み差し引く雑音抑圧手段と、この雑音抑圧手段に隣接して行方向に配された水平信号線と、この水平選択線と雑音抑圧手段の出力をつなぐ水平読み出し手段と、水平読み出し手段を駆動する水平選択手段と、を備えた増幅型の撮像装置において、

水平信号線に水平読み出し手段を介して信号が読み出されている第1の水平期間とそれ以外の第2の水平期間が存在し、

垂直信号線駆動補助手段に印加され垂直信号線補助手段に電流を流す第1の垂直信号線駆動パルスの後縁が、選択された行の信号電荷蓄積手段に蓄積された信号電荷が電荷転送手段により電荷電圧変換手段に転送される前で、垂直選択手段から第2の水平期間内に発生し垂直選択線を介して伝達され行選択手段に印加され選択された単数又は複数の行の増幅手段を活性化するアドレスパルス内にあり、

雑音抑圧手段に印加され垂直信号線に発生する雑音を取り込みその状態を保持する第3の雑音抑圧パルスの後縁が、アドレスパルスがONでかつ第1の垂直信号線駆動パルスがOFFの期間にあり、

かつ第2の垂直信号線駆動パルスの後縁が、選択された行の信号電荷蓄積手段に蓄積された信号電荷が電荷転送

手段により電荷電圧変換手段に転送された後でかつアドレスパルス内にあり、

アドレスパルスがONでかつ第2の垂直信号線駆動パルスがOFFの期間に、雑音抑圧手段に印加され垂直信号線に発生する信号を取り込み信号との差信号を発生する第4の雑音抑圧パルスの後縁があることを特徴とする固体撮像装置。

【請求項22】垂直信号線駆動補助手段に印加され垂直信号線補助手段に電流を流す第1の垂直信号線駆動パルスの後縁が、選択された行の信号電荷蓄積手段に蓄積された信号電荷が電荷転送手段により電荷電圧変換手段に転送される前で、垂直選択手段から第2の水平期間内に発生し垂直選択線を介して伝達され行選択手段に印加され選択された単数又は複数の行の増幅手段を活性化する第1のアドレスパルス内にあり、

雑音抑圧手段に印加され垂直信号線に発生する雑音を取り込みその状態を保持する第3の雑音抑圧パルスの後縁が、第1のアドレスパルスがONでかつ第1の垂直信号線駆動パルスがOFFの期間にあり、

かつ第2の垂直信号線駆動パルスの後縁が、選択された行の信号電荷蓄積手段に蓄積された信号電荷が電荷転送手段により電荷電圧変換手段に転送された後でかつ第2のアドレスパルス内にあり、

第2のアドレスパルスがONでかつ第2の垂直信号線駆動パルスがOFFの期間に、雑音抑圧手段に印加され垂直信号線に発生する信号を取り込み信号との差信号を発生する第4の雑音抑圧パルスの後縁があることを特徴とする請求項21記載の固体撮像装置。

【請求項23】第1のアドレスパルス、第1の垂直信号線駆動パルス及び第1の雑音抑圧パルスの前に単数又は複数のダミーのアドレスパルス、単数又は複数のダミーの垂直信号線駆動パルス及び単数又は複数のダミーの雑音抑圧パルスが存在することを特徴とする請求項22記載の固体撮像装置。

【請求項24】半導体基板上に光電変換手段、信号電荷蓄積手段、電荷電圧変換手段、信号電荷蓄積手段から電荷電圧変換手段に信号電荷を転送する電荷転送手段、電荷電圧変換手段から電荷を排出する信号電荷排出手段、行選択手段、増幅手段からなる感光セルを2次元状に配列した撮像領域と、この撮像領域に行方向に配された複数の垂直選択線と、垂直選択線を駆動する垂直選択手段と、増幅手段の出力を読み出す列方向に配された複数の垂直信号線と、複数の垂直信号線に設けられた複数の垂直信号線駆動補助手段と、垂直信号線の端に設けられ垂直信号線に時間差を持って現れる雑音と信号を取り込み差し引く雑音抑圧手段と、この雑音抑圧手段に隣接して行方向に配された水平信号線と、この水平選択線と雑音抑圧手段の出力をつなぐ水平読み出し手段と、水平読み出し手段を駆動する水平選択手段と、を備えた増幅型の撮像装置において、

水平信号線に水平読み出し手段を介して信号が読み出されている第 1 の水平期間とそれ以外の第 2 の水平期間が存在し、

垂直信号線駆動補助手段に印加され垂直信号線補助手段に電流を流す第 1 の垂直信号線駆動パルスの後縁が、選択された行の信号電荷蓄積手段に蓄積された信号電荷が電荷転送手段により電荷電圧変換手段に転送される第 1 の転送動作後で、垂直選択手段から第 2 の水平期間内に発生し垂直選択線を介して伝達され行選択手段に印加され選択された単数又は複数の行の増幅手段を活性化する

アドレスパルス内にあり、  
雑音抑圧手段に印加され垂直信号線に発生する信号を取り込みその状態を保持する第 1 の雑音抑圧パルスの後縁が、アドレスパルスが ON でかつ第 1 の垂直信号線駆動パルスが OFF の期間にあり、

かつ第 2 の垂直信号線駆動パルスの後縁が、電荷電圧変換手段の信号電荷を電荷排出手段を介して排出した後でかつアドレスパルス内にあり、

アドレスパルスが ON でかつ第 2 の垂直信号線駆動パルスが OFF の期間に、雑音抑圧手段に印加され垂直信号線に発生する雑音を取り込み信号との差信号を発生する第 2 の雑音抑圧パルスの後縁があることを特徴とする固体撮像装置。

【請求項 2 5】第 2 の垂直信号線駆動パルスの後縁が、電荷電圧変換手段の信号電荷を電荷排出手段を介して排出し、信号蓄積手段から電荷転送手段により電荷電圧変換手段に殆ど信号の無い空転送をする第 2 の転送動作後で、かつアドレスパルス内にあり、

アドレスパルスが ON でかつ第 2 の垂直信号線駆動パルスが OFF の期間に、雑音抑圧手段に印加され垂直信号線に発生する雑音を取り込み信号との差信号を発生する第 1 の雑音抑圧パルスの後縁があることを特徴とする請求項 2 4 記載の固体撮像装置。

【請求項 2 6】垂直信号線駆動補助手段に印加され垂直信号線補助手段に電流を流す第 1 の垂直信号線駆動パルスの後縁が、選択された行の信号電荷蓄積手段に蓄積された信号電荷が電荷転送手段により電荷電圧変換手段に転送される第 1 の転送動作後で、垂直選択手段から第 2 の水平期間内に発生し垂直選択線を介して伝達され行選択手段に印加され選択された単数又は複数の行の増幅手段を活性化する第 1 のアドレスパルス内にあり、

雑音抑圧手段に印加され垂直信号線に発生する信号を取り込みその状態を保持する第 1 の雑音抑圧パルスの後縁が、第 1 のアドレスパルスが ON でかつ第 1 の垂直信号線駆動パルスが OFF の期間にあり、

かつ第 2 の垂直信号線駆動パルスの後縁が、電荷電圧変換手段の信号電荷を電荷排出手段を介して排出した後で、かつ第 2 のアドレスパルス内にあり、

第 2 のアドレスパルスが ON でかつ第 2 の垂直信号線駆動パルスが OFF の期間に、雑音抑圧手段に印加され垂

直信号線に発生する雑音を取り込み信号との差信号を発生する第 2 の雑音抑圧パルスの後縁があることを特徴とする請求項 2 5 記載の固体撮像装置。

【請求項 2 7】第 2 の垂直信号線駆動パルスの後縁が、電荷電圧変換手段の信号電荷を電荷排出手段を介して排出し、信号蓄積手段から電荷転送手段により電荷電圧変換手段に殆ど信号の無い空転送をする第 2 の転送動作後で、かつ第 2 のアドレスパルス内にあり、

第 2 のアドレスパルスが ON でかつ第 2 の垂直信号線駆動パルスが OFF の期間に、雑音抑圧手段に印加され垂直信号線に発生する雑音を取り込み信号との差信号を発生する第 2 の雑音抑圧パルスの後縁があることを特徴とする請求項 2 6 記載の固体撮像装置。

【請求項 2 8】第 1 のアドレスパルス、第 1 の垂直信号線駆動パルス及び第 1 の雑音抑圧パルスの前に単数又は複数のダミーのアドレスパルス、単数又は複数のダミーの垂直信号線駆動パルス及び単数又は複数のダミーの雑音抑圧パルスが存在することを特徴とする請求項 2 4 ～ 2 7 のいずれかに記載の固体撮像装置。

【請求項 2 9】雑音抑圧手段が電圧領域で雑音と信号の差信号を作る型のもので、第 1 の雑音抑圧パルスの前縁が第 1 の垂直信号線駆動パルス内又はその前にあり、かつ第 2 の雑音抑圧パルスの前縁が第 2 の垂直信号線抑圧パルス内又はその前にあることを特徴とする請求項 1 0 ～ 1 2, 2 4 ～ 2 7 のいずれかに記載の固体撮像装置。

【請求項 3 0】雑音抑圧手段が電圧領域で雑音と信号の差信号を作る型のもので、第 3 の雑音抑圧パルスの前縁が第 1 の垂直信号線駆動パルス内又はその前にあり、かつ第 4 の雑音抑圧パルスの前縁が第 2 の垂直信号線抑圧パルス内又はその前にあることを特徴とする請求項 2 1 ～ 2 3 のいずれかに記載の固体撮像装置。

【請求項 3 1】増幅手段が MOS トランジスタであり、雑音抑圧手段が電圧領域で雑音と信号の差信号を作る型のもので、第 1 の雑音抑圧パルスの前縁が第 1 の垂直信号線駆動パルスが OFF 後アドレスされている増幅トランジスタが強反転状態にある期間にあることを特徴とする請求項 1 0 ～ 1 2, 2 4 ～ 2 7 のいずれかに記載の固体撮像装置。

【請求項 3 2】増幅手段が MOS トランジスタであり、雑音抑圧手段が電圧領域で雑音と信号の差信号を作る型のもので、第 3 の雑音抑圧パルスの前縁が第 1 の垂直信号線駆動パルスが OFF 後アドレスされている増幅トランジスタが強反転状態にある期間にあることを特徴とする請求項 2 1 ～ 2 3 のいずれかに記載の固体撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、固体撮像装置に係わり、特に増幅型 MOS センサを用いた固体撮像装置に関する。

【0002】

【従来の技術】近年、固体撮像装置の一つとして、増幅型MOSセンサを用いた固体撮像装置が提案されている。この固体撮像装置は、各セル毎にフォトダイオードで検出した信号をトランジスタで増幅するものであり、高感度という特徴を持つ。

【0003】図51は、この種の固体撮像装置の従来例を示す回路構成図である。フォトダイオード1-1-1、1-1-2、～、1-2-2の信号を増幅する増幅トランジスタ2-1-1、2-1-2、～、2-2-2、信号を読み出すラインを選択する垂直選択トランジスタ3-1-1、3-1-2、～、3-2-2、信号電荷をリセットするリセットトランジスタ4-1-1、4-1-2、～、4-2-2からなる単位セルが2×2個ほど2次元状に配列されている。なお実際には、これより多くの単位セルが配列される。

【0004】垂直シフトレジスタ5から水平方向に配線されている水平アドレス線6-1、6-2は、垂直選択トランジスタのゲートに結線され、信号を読み出すラインを決めている。リセット線7-1、7-2は、リセットトランジスタのゲートに結線されている。増幅トランジスタのソースは、垂直信号線8-1、8-2に結線され、その一端には負荷トランジスタ9-1、9-2が設けられている。垂直信号線8-1、8-2の他端は、1ライン（1行）分の信号を取り込む信号取り込みトランジスタ10-1、10-2を介して、1ライン（1行）分の信号を蓄積する増幅信号蓄積容量11-1、11-2に図のように結合され、水平シフトレジスタ13から供給される選択パルスにより選択される水平選択トランジスタ12-1、12-2を介して水平信号線50に結線されている。

【0005】図52は、このデバイスを駆動するパルス信号のタイミング図である。水平アドレス線6-1をハイレベルにするアドレスパルス101を印加すると、このラインの選択トランジスタ3-1-1、3-1-2のみONし、この行の増幅トランジスタ2-1-1、2-1-2と負荷トランジスタ9-1、9-2でソースホロア回路が構成され、増幅トランジスタのゲート電圧、即ちフォトダイオードの電圧とほぼ同等の電圧が垂直信号線8-1、8-2に現れる。このとき、信号取り込みトランジスタ10-1、10-2の共通ゲート49に信号取り込みパルス103を印加し、増幅信号蓄積容量11-1、11-2に垂直信号線に現れた電圧とその容量の積の増幅された信号電荷を蓄積する。

【0006】増幅信号蓄積容量11-1、11-2に信号が蓄積された後、リセットトランジスタ4-1-1、4-1-2に信号リセットパルス102-1を印加し、フォトダイオード1-1-1、1-1-2に蓄積された信号電荷をリセットする。

【0007】次に、水平シフトレジスタ13から水平選択パルス104-1、104-2を水平選択トランジスタ

12-1、12-2に順次印加し、水平信号線50から1行分の出力信号105-1、105-2を順次取り出す。

【0008】この動作を、次のライン次のラインと順次続けることにより、2次元状の全ての信号を読み出すことができる。

【0009】しかしながら、この種の固体撮像装置にあっては、次のような問題があった。一つは、図51の9-1、9-2を負荷トランジスタとするソースフォロア回路に常に電流が流れているので、消費電力が大きいことである。テレビカメラに应用することを考えると、水平方向のセルの数は少なくとも600個以上になるため、1つのセルに流れる電流が小さくても全体では非常に大きな電流になる。

【0010】ソースフォロアの電流は垂直信号線8-1、8-2の容量と増幅信号蓄積容量10-1、10-2を駆動するために使われるが、通常のセンサでは垂直信号線と増幅信号蓄積容量の約1pFの容量を十分に駆動するためには、少なくとも50マイクロアンペアの電流が必要である。そのため、全体では少なくとも30ミリアンペアの電流が必要で、電源電圧が3.3Vとすると少なくとも100ミリワットの電力を消費してしまう。今後、ビデオカメラ応用を考慮すると、センサ全体で100ミリワット以下にしたいので、撮像デバイスだけで100ミリワットの消費電力はとても許容できる値ではない。

【0011】もう一つは、ソースフォロア動作をすると負荷トランジスタ・増幅トランジスタで電圧降下があり、信号を取り扱える範囲が狭くなる。100マイクロアンペアの電流を流すと、集積回路に用いられる通常のトランジスタでソース・ゲートチャネル間電圧が約0.6V、ゲートチャネル・ドレイン間電圧が約0.6V必要である。負荷トランジスタと増幅トランジスタでそれぞれこれらの電圧が必要になるため、 $3.3 - 2 \times (0.6 + 0.6) = 0.9V$ の動作範囲しかない。この様子を、図53に電位図を用いて示す。それぞれのトランジスタのしきい値電圧の製造バラツキが±0.2Vとすると、動作できる範囲が0.1Vしかなくなってしまう。

【0012】負荷トランジスタのソース・ゲートチャネル間電圧0.6Vに対してしきい値電圧の製造バラツキが±0.2Vもあると、ソースフォロア回路の電流が4倍程度ばらつくので製品設計としては使えない。このバラツキを抑えるために実際は、負荷トランジスタのゲート幅ゲート長比(W/L比)を小さく(0.5できれば0.2以下)し、このバラツキの影響を小さくする。このようにすると、さらに負荷トランジスタのソースゲートチャネル間電圧が大きくなり、動作範囲が小さくなる。

【0013】

【発明が解決しようとする課題】このように、従来の増幅型固体撮像装置においては、単位セルの増幅トランジスタと負荷トランジスタで形成されるソースフォロア回路に常に電流が流れているので、消費電力が大きい。さらに、ソースフォロア動作をすると負荷トランジスタと増幅トランジスタで電圧降下があり、このために動作範囲が狭くなる問題があった。

【0014】本発明は、上記事情を考慮して成されたもので、その目的とするところは、増幅型MOSセンサを用いた構成において、消費電力の低減と動作範囲の拡大をはかり得る固体撮像装置を提供することにある。

【0015】

【課題を解決するための手段】

（構成）上記課題を解決するために本発明は、次のような構成を採用している。

【0016】即ち、本発明（請求項1）は、半導体基板上に光電変換手段、信号電荷蓄積手段、信号電荷排出手段、行選択手段、及び増幅手段からなる感光セルを2次元状に配列した撮像領域と、この撮像領域に行方向に配された複数の垂直選択線と、これらの垂直選択線を駆動する垂直選択手段と、増幅手段の出力を読み出す列方向に配された複数の垂直信号線と、これらの垂直信号線に設けられた複数の垂直信号線駆動補助手段と、垂直信号線の端に設けられた行信号蓄積手段と、垂直信号線の信号を行信号蓄積手段に伝達する信号取り込み手段と、行信号蓄積手段に隣接して行方向に配された水平信号線と、この水平信号線と行信号蓄積手段をつなぐ水平読み出し手段と、この水平読み出し手段を駆動する水平選択手段と、を備えた増幅型の固体撮像装置において、水平信号線に水平読み出し手段を介して信号が読み出されている第1の水平期間とそれ以外の第2の水平期間が存在し、第2の水平期間内又は第1と第2の水平期間の境界において垂直信号線駆動補助手段に流す電流を変化させることを特徴とする。

【0017】ここで、本発明の望ましい実施態様としては、請求項2～6に述べたこと以外に、垂直信号線駆動補助手段が、垂直信号線リセットトランジスタであることが挙げられる。

【0018】また、本発明（請求項7）は、半導体基板上に光電変換手段、信号電荷蓄積手段、信号電荷排出手段、行選択手段、及び増幅手段からなる感光セルを2次元状に配列した撮像領域と、この撮像領域に行方向に配された複数の垂直選択線と、これらの垂直選択線を駆動する垂直選択手段と、増幅手段の出力を読み出す列方向に配された複数の垂直信号線と、これらの垂直信号線に設けられた複数の垂直信号線駆動補助手段と、垂直信号線の端に設けられ垂直信号線に時間差を持って現れる雑音と信号を取り込み差し引く雑音抑圧手段と、この雑音抑圧手段に隣接して行方向に配された水平信号線と、この水平信号線と雑音抑圧手段の出力をつなぐ水平読み

し手段と、この水平読み出し手段を駆動する水平選択手段と、を備えた増幅型の固体撮像装置において、水平信号線に水平読み出し手段を介して信号が読み出されている第1の水平期間とそれ以外の第2の水平期間が存在し、垂直選択手段から第2の水平期間に発生し、垂直選択線を介して伝達され行選択手段に印加され、選択された単数又は複数の行の増幅手段を活性化するアドレスパルスと、垂直信号線駆動補助手段に印加され垂直信号線補助手段に電流を流す垂直信号線駆動パルスとがオーバーラップしている期間が存在し、選択された行の信号電荷蓄積手段に蓄積された信号電荷が信号電荷排出手段により排出される前で、かつアドレスパルスと垂直信号線駆動パルスのオーバーラップ期間内に、雑音抑圧手段に印加され垂直信号線に発生する信号を取り込みその状態を保持する第1の雑音抑圧パルスの後縁があり、選択された行の信号電荷蓄積手段に蓄積された信号電荷が選択された行の信号電荷排出手段により排出された後で、かつアドレスパルスと垂直信号線駆動パルスのオーバーラップ期間内に、雑音抑圧手段に印加され垂直信号線に発生する雑音を取り込み信号との差信号を発生する第2の雑音抑圧パルスの後縁があることを特徴とする。

【0019】ここで、本発明の望ましい実施態様としては、請求項8、9に述べたこと以外に、垂直信号線駆動補助手段が、負荷MOSトランジスタであることが挙げられる。

【0020】また、本発明（請求項10）は、半導体基板上に光電変換手段、信号電荷蓄積手段、信号電荷排出手段、行選択手段、及び増幅手段からなる感光セルを2次元状に配列した撮像領域と、この撮像領域に行方向に配された複数の垂直選択線と、これらの垂直選択線を駆動する垂直選択手段と、増幅手段の出力を読み出す列方向に配された複数の垂直信号線と、これらの垂直信号線に設けられた複数の垂直信号線駆動補助手段と、垂直信号線の端に設けられ垂直信号線に時間差を持って現れる雑音と信号を取り込み差し引く雑音抑圧手段と、この雑音抑圧手段に隣接して行方向に配された水平信号線と、この水平選択線と雑音抑圧手段の出力をつなぐ水平読み出し手段と、この水平読み出し手段を駆動する水平選択手段と、を備えた増幅型の固体撮像装置において、水平信号線に水平読み出し手段を介して信号が読み出されている第1の水平期間とそれ以外の第2の水平期間が存在し、垂直信号線駆動補助手段に印加され垂直信号線補助手段に電流を流す第1の垂直信号線駆動パルスの後縁が、選択された行の信号電荷蓄積手段に蓄積された信号電荷が信号電荷排出手段により排出される前で、垂直選択手段から第2の水平期間内に発生し垂直選択線を介して伝達され行選択手段に印加され選択された単数又は複数の行の増幅手段を活性化するアドレスパルス内にあり、雑音抑圧手段に印加され垂直信号線に発生する信号を取り込みその状態を保持する第1の雑音抑圧パルスの

後縁が、アドレスパルスがONでかつ第1の垂直信号線駆動パルスがOFFの期間にあり、かつ第2の垂直信号線駆動パルスの後縁が、選択された行の信号電荷蓄積手段に蓄積された信号電荷が信号電荷排出手段により排出された後でかつアドレスパルス内にあり、アドレスパルスがONでかつ第2の垂直信号線駆動パルスがOFFの期間に、雑音抑圧手段に印加され垂直信号線に発生する雑音を取り込み信号との差信号を発生する第2の雑音抑圧パルスの後縁があることを特徴とする。

【0021】ここで、本発明の望ましい実施態様としては、請求項11、12に述べたこと以外に、垂直信号線駆動補助手段が、垂直信号線リセットトランジスタであることが挙げられる。

【0022】また、本発明（請求項13）は、半導体基板上に光電変換手段、信号電荷蓄積手段、電荷電圧変換手段、信号電荷蓄積手段から電荷電圧変換手段に信号電荷を転送する電荷転送手段、電荷電圧変換手段から電荷を排出する信号電荷排出手段、行選択手段と、増幅手段からなる感光セルを2次元状に配列した撮像領域と、この撮像領域に行方向に配された複数の垂直選択線と、垂直選択線を駆動する垂直選択手段と、増幅手段の出力を読み出す列方向に配された複数の垂直信号線と、複数の垂直信号線に設けられた複数の垂直信号線駆動補助手段と、垂直信号線の端に設けられ垂直信号線に時間差を持って現れる雑音と信号を取り込み差し引く雑音抑圧手段と、この雑音抑圧手段に隣接して行方向に配された水平信号線と、この水平選択線と雑音抑圧手段の出力をつなぐ水平読み出し手段と、水平読み出し手段を駆動する水平選択手段と、を備えた増幅型の撮像装置において、水平信号線に水平読み出し手段を介して信号が読み出されている第1の水平期間とそれ以外の第2の水平期間が存在し、垂直選択手段から第2の水平期間に発生し、垂直選択線を介して伝達され行選択手段に印加され、選択された単数又は複数の行の増幅手段を活性化するアドレスパルスと、垂直信号線駆動補助手段に印加され垂直信号線補助手段に電流を流す垂直信号線駆動パルスとがオーバーラップしている期間が存在し、選択された行の信号電荷蓄積手段に蓄積された信号電荷が電荷転送手段により電荷電圧変換手段に転送される前で、かつアドレスパルスと垂直信号線駆動パルスのオーバーラップ期間内に、雑音抑圧手段に印加され垂直信号線に発生する雑音を取り込みその状態を保持する第3の雑音抑圧パルスの後縁があり、選択された行の信号電荷蓄積手段に蓄積された信号電荷が電荷転送手段により電荷電圧変換手段に転送された後で、かつアドレスパルスと垂直信号線駆動パルスのオーバーラップ期間内に、雑音抑圧手段に印加され垂直信号線に発生する信号を取り込み雑音との差信号を発生する第4の雑音抑圧パルスの後縁があることを特徴とする。

【0023】ここで、本発明の望ましい実施態様として

は、請求項14、15に述べたこと以外に、垂直信号線駆動補助手段が、負荷MOSトランジスタであることがあげられる。

【0024】また、本発明（請求項16）は、半導体基板上に光電変換手段、信号電荷蓄積手段、電荷電圧変換手段、信号電荷蓄積手段から電荷電圧変換手段に信号電荷を転送する電荷転送手段、電荷電圧変換手段から電荷を排出する信号電荷排出手段、行選択手段、増幅手段からなる感光セルを2次元状に配列した撮像領域と、この撮像領域に行方向に配された複数の垂直選択線と、垂直選択線を駆動する垂直選択手段と、増幅手段の出力を読み出す列方向に配された複数の垂直信号線と、複数の垂直信号線に設けられた複数の垂直信号線駆動補助手段と、垂直信号線の端に設けられ垂直信号線に時間差を持って現れる雑音と信号を取り込み差し引く雑音抑圧手段と、この雑音抑圧手段に隣接して行方向に配された水平信号線と、この水平選択線と雑音抑圧手段の出力をつなぐ水平読み出し手段と、水平読み出し手段を駆動する水平選択手段と、を備えた増幅型の撮像装置において、水平信号線に水平読み出し手段を介して信号が読み出されている第1の水平期間とそれ以外の第2の水平期間が存在し、垂直選択手段から第2の水平期間に発生し、垂直選択線を介して伝達され行選択手段に印加され、選択された単数又は複数の行の増幅手段を活性化するアドレスパルスと、垂直信号線駆動補助手段に印加され垂直信号線補助手段に電流を流す垂直信号線駆動パルスとがオーバーラップしている期間が存在し、選択された行の信号電荷蓄積手段に蓄積された信号電荷が電荷転送手段により電荷電圧変換手段に転送される第1の転送動作後で、アドレスパルスと垂直信号線駆動パルスとのオーバーラップ期間内に、雑音抑圧手段に印加され垂直信号線に発生する信号を取り込みその状態を保持する第1の雑音抑圧パルスの後縁があり、電荷電圧変換手段の信号電荷を電荷排出手段を介して排出した後でアドレスパルスと垂直信号線駆動パルスとのオーバーラップ期間内に、雑音抑圧手段に印加され垂直信号線に発生する信号を取り込み雑音との差信号を発生する第2の雑音抑圧パルスの後縁があることを特徴とする。

【0025】ここで、本発明の望ましい実施態様としては、請求項17～20に述べたこと以外に、垂直信号線駆動補助手段が、負荷MOSトランジスタであることがあげられる。

【0026】また、本発明（請求項21）は、半導体基板上に光電変換手段、信号電荷蓄積手段、電荷電圧変換手段、信号電荷蓄積手段から電荷電圧変換手段に信号電荷を転送する電荷転送手段、電荷電圧変換手段から電荷を排出する信号電荷排出手段、行選択手段、増幅手段からなる感光セルを2次元状に配列した撮像領域と、この撮像領域に行方向に配された複数の垂直選択線と、垂直選択線を駆動する垂直選択手段と、増幅手段の出力を読

み出す列方向に配された複数の垂直信号線と、複数の垂直信号線に設けられた複数の垂直信号線駆動補助手段と、垂直信号線の端に設けられ垂直信号線に時間差を持って現れる雑音と信号を取り込み差し引く雑音抑圧手段と、この雑音抑圧手段に隣接して行方向に配された水平信号線と、この水平選択線と雑音抑圧手段の出力をつなぐ水平読み出し手段と、水平読み出し手段を駆動する水平選択手段と、を備えた増幅型の撮像装置において、水平信号線に水平読み出し手段を介して信号が読み出されている第1の水平期間とそれ以外の第2の水平期間が存在し、垂直信号線駆動補助手段に印加され垂直信号線補助手段に電流を流す第1の垂直信号線駆動パルスの後縁が、選択された行の信号電荷蓄積手段に蓄積された信号電荷が電荷転送手段により電荷電圧変換手段に転送される前で、垂直選択手段から第2の水平期間内に発生し垂直選択線を介して伝達され行選択手段に印加され選択された単数又は複数の行の増幅手段を活性化するアドレスパルス内にあり、雑音抑圧手段に印加され垂直信号線に発生する雑音を取り込みその状態を保持する第3の雑音抑圧パルスの後縁が、アドレスパルスがONでかつ第1の垂直信号線駆動パルスがOFFの期間にあり、かつ第2の垂直信号線駆動パルスの後縁が、選択された行の信号電荷蓄積手段に蓄積された信号電荷が電荷転送手段により電荷電圧変換手段に転送された後でかつアドレスパルス内にあり、アドレスパルスがONでかつ第2の垂直信号線駆動パルスがOFFの期間に、雑音抑圧手段に印加され垂直信号線に発生する信号を取り込み信号との差信号を発生する第4の雑音抑圧パルスの後縁があることを特徴とする。

【0027】ここで、本発明の望ましい実施態様としては、請求項22、23に述べたこと以外に、垂直信号線駆動補助手段が、垂直信号線リセットトランジスタであることがあげられる。

【0028】また、本発明（請求項24）は、半導体基板上に光電変換手段、信号電荷蓄積手段、電荷電圧変換手段、信号電荷蓄積手段から電荷電圧変換手段に信号電荷を転送する電荷転送手段、電荷電圧変換手段から電荷を排出する信号電荷排出手段、行選択手段、増幅手段からなる感光セルを2次元状に配列した撮像領域と、この撮像領域に行方向に配された複数の垂直選択線と、垂直選択線を駆動する垂直選択手段と、増幅手段の出力を読み出す列方向に配された複数の垂直信号線と、複数の垂直信号線に設けられた複数の垂直信号線駆動補助手段と、垂直信号線の端に設けられ垂直信号線に時間差を持って現れる雑音と信号を取り込み差し引く雑音抑圧手段と、この雑音抑圧手段に隣接して行方向に配された水平信号線と、この水平選択線と雑音抑圧手段の出力をつなぐ水平読み出し手段と、水平読み出し手段を駆動する水平選択手段と、を備えた増幅型の撮像装置において、水平信号線に水平読み出し手段を介して信号が読み出され

ている第1の水平期間とそれ以外の第2の水平期間が存在し、垂直信号線駆動補助手段に印加され垂直信号線補助手段に電流を流す第1の垂直信号線駆動パルスの後縁が、選択された行の信号電荷蓄積手段に蓄積された信号電荷が電荷転送手段により電荷電圧変換手段に転送される第1の転送動作後で、垂直選択手段から第2の水平期間内に発生し垂直選択線を介して伝達され行選択手段に印加され選択された単数又は複数の行の増幅手段を活性化するアドレスパルス内にあり、雑音抑圧手段に印加され垂直信号線に発生する信号を取り込みその状態を保持する第1の雑音抑圧パルスの後縁が、アドレスパルスがONでかつ第1の垂直信号線駆動パルスがOFFの期間にあり、かつ第2の垂直信号線駆動パルスの後縁が、電荷電圧変換手段の信号電荷を電荷排出手段を介して排出した後でかつアドレスパルス内にあり、アドレスパルスがONでかつ第2の垂直信号線駆動パルスがOFFの期間に、雑音抑圧手段に印加され垂直信号線に発生する雑音を取り込み信号との差信号を発生する第2の雑音抑圧パルスの後縁があることを特徴とする。

【0029】ここで、本発明の望ましい実施態様としては、請求項25～32に述べたこと以外に、次のものが挙げられる。

【0030】(1) 垂直信号線駆動補助手段が、垂直信号線リセットトランジスタであること。

(2) 雑音抑圧手段が、電圧領域で雑音と信号を差し引く型のものであること。

【0031】(3) 雑音抑圧手段が、電荷領域で雑音と信号を差し引く型のものであること。

【0032】(4) アドレスパルスが低レベルにあるとき、信号電荷を信号電荷排出手段により排出すること。

【0033】(作用) 前述した問題は、全て負荷トランジスタと増幅トランジスタからなるソースフォロア回路に垂直信号線を駆動するための比較的大きな電流が流れていることにある。

【0034】この問題を解決するには2つの方法がある。一つはフォトダイオードの信号を垂直信号線に取り出すときに負荷トランジスタに電流を流し信号を垂直信号線に取り出さないとき電流を流さないか又は小さい電流を流す方法である。この方法は、消費電力の問題は解決するが、信号取り扱い範囲の問題は解決できない。

【0035】消費電力と信号取り扱い範囲の2つの問題を同時に解決するには以下のような対策を行うとよい。

【0036】負荷トランジスタを、垂直信号線に電荷を注入しその電位をリセットできる垂直信号線リセットトランジスタとすることにより問題は解決する。増幅型撮像装置に用いる負荷トランジスタのゲート幅ゲート長比(W/L比)は流れる少ない電流を安定化するために一般にW/L比を小さくする。上記のように50マイクロアンペア程度では上述のように製造バラツキを考慮するとW/L = 0.2以下に設計する。

【0037】一方、垂直信号線リセットトランジスタは垂直信号線の容量約1 pFをなるべく高速に（できれば50ナノ秒以下で）ソース電圧にリセットしたいので $W/L$ 比を1以上できれば3以上で設計する。負荷トランジスタのしきい値電圧のバラツキを小さくするために $W/L$ 比を小さくするのは逆の設計になる。

【0038】1本の垂直選択線に対応するセルの信号を読み出す期間にその垂直選択線に対応する増幅トランジスタが活性化されている期間を、垂直信号線リセットトランジスタのゲートにパルスの高レベル電圧が印加されたときの垂直信号線ドライブ期間と低レベルが印加された時の信号電圧検出期間の2つの期間に分割して駆動する。基本的に垂直信号線リセットトランジスタに低レベルが印加されているときに、即ち増幅トランジスタに殆ど電流が流れていないときに信号を取り出すので、消費電力と信号取り扱い範囲の2つの問題が解決できる。

【0039】

【発明の実施の形態】以下、本発明の詳細を図示の実施形態によって説明する。

【0040】ここでは、消費電力の問題のみを解決する負荷トランジスタのパルス駆動と消費電力・信号取り扱い範囲の問題の両方を解決する垂直信号線リセット駆動について詳細に説明する。

【0041】〔実施形態1〕本発明の一実施形態を説明する。フォトダイオードの信号を垂直信号線に取り出すときに負荷トランジスタに電流を流し、信号を取り出さないとき電流を流さないか又は小さい電流にする場合は、図1に示すように負荷トランジスタ14-1、14-2のゲート電極51を独立に取り出す構成にし、図2に示すタイミングチャートで駆動する。フォトダイオードの信号を垂直信号線から増幅信号蓄積容量に取り出す期間201の間は、負荷トランジスタ14-1、14-2の共通ゲート電極51に負荷トランジスタ活性パルス106を印加し、負荷トランジスタに電流を流す。それ以外の期間202には、負荷トランジスタのゲート電圧を小さくし、その電流を小さくする。

【0042】こうすることにより、消費電力を小さくできる。但しこの方法は、消費電力の問題は解決するが、信号取り扱い範囲の問題は解決できない。

【0043】消費電力と信号取り扱い範囲の2つの問題が解決する実施形態を、図3に示す。垂直信号線に従来の負荷トランジスタとは $W/L$ の異なる垂直信号線リセットトランジスタ15-1、15-2を接続している。垂直信号線リセットトランジスタを垂直信号線の水平信号線50側に設けている理由は、垂直信号線の抵抗が高い場合垂直信号線のリセットが確実に行われるという利点があるためである。抵抗の高い垂直信号線のリセットをさらに速くするには、垂直信号線の下に垂直信号線リセットトランジスタを設ける方法もある。ソースフォロア回路の負荷トランジスタでは上下両端に設ける利点

はない。

【0044】図3の装置における動作タイミングチャートを図4に示す。

【0045】垂直信号線リセットトランジスタ15-1、15-2の共通ゲート電極52に電荷注入パルス107を印加する。このとき、垂直信号線8-1、8-2に垂直信号線リセットトランジスタの共通ソース53から電荷が注入され、ほぼソース電位にプリセットされる。電荷注入パルスがOFFされると、アドレスされた行の増幅トランジスタを通り注入された電荷の一部が排出され、垂直信号線の電位が変化し、増幅トランジスタのゲート電位にはほぼ一致するようになる。

【0046】その様子を、図5(b)に示す。即ち、フォトダイオードの信号電圧がかかっている増幅トランジスタのゲート電圧の信号が垂直信号線に伝達される。この電圧と同等の電圧が増幅信号蓄積容量に正確に伝達されるには、電荷注入パルス107と信号取り込みパルス103の位相関係は重要である。電荷注入パルス107がOFFした後垂直信号線に信号電荷に対応した電圧が現れるので、最終的に増幅信号蓄積容量11-1、11-2の電位を決める信号取り込みパルス103の後縁は、電荷注入パルス107の後縁より時間的に後にある。

【0047】これは、図1及び2で説明した負荷トランジスタパルス駆動と全く異なる。負荷トランジスタパルス駆動の場合は、負荷トランジスタ活性パルスがONの時増幅トランジスタと構成するソースフォロア回路が動作するため、このとき垂直信号線に信号が乗っており、負荷トランジスタ活性パルスがONの期間に信号取り込みパルス103をOFFする必要があるためである。

【0048】信号取り込みパルス103の前縁については、電荷注入パルスがOFFし垂直信号線の電位が増幅トランジスタのゲート電位にはほぼ等しくなった後、即ち増幅トランジスタが弱反転状態になってから信号取り込みパルスを印加すると、垂直信号線に溜まった電荷が垂直信号線と増幅信号蓄積容量の容量の比で分割されるため、増幅信号蓄積容量の電圧が本来現れるべき信号電圧より小さくなってしまう。そのため、信号取り込みパルス103の前縁は、電荷注入パルス107の後縁より時間的に前になければならない。

【0049】もう少し詳細に述べると、電荷注入パルス107がOFFした直後図5(a)のAの期間は図5(b)のAで示すように、まだ増幅トランジスタに強反転領域の電流が流れており容量のドライブ能力を持っているため、この期間に信号取り込みパルス103の前縁108があっても増幅信号蓄積容量には本来の信号が蓄積できる。

【0050】この動作では垂直信号線リセットトランジスタに電流を流す期間が短いので消費電力が小さくなることは容易に分る。

【0051】垂直信号線リセット動作で信号取り扱い範囲が広がることを、図で説明する。セルの増幅トランジスタと垂直信号線リセットトランジスタで構成される回路の電位図を、図6(a)～(c)に示す。

【0052】電荷注入パルスが印加されたときは、図6(a)に示すように、垂直信号線の電位はほぼ垂直信号線リセットトランジスタのソース電位になる。この状態に素早くなるために上述したように垂直信号線リセットトランジスタは $W/L$ 比を大きくとる。電荷注入パルスがOFFになった直後は、図6(b)に示すように垂直

信号線に注入された電荷の一部が増幅トランジスタに流れ、その後図6(c)に示すように垂直信号線の電位が増幅トランジスタのゲートの電位とほぼ同じ電位になる。

【0053】図6(c)の状態が実際に信号を増幅信号蓄積容量に取り込み終わったときの電位図である。この図から分るように、増幅トランジスタにも垂直信号線リセットトランジスタにも殆ど電流が流れていないので、そこでの電圧降下がなく、電源電圧が3.3Vの場合信号取り扱い範囲が2.7Vと非常に広くとれることが分

る。

【0054】〔実施形態2〕以上説明した増幅型の固体撮像装置は増幅トランジスタ2-1-1、～、2-2-2のしきい値電圧のバラツキが信号に重畳するため、写した画像を再生すると場所的に固定された固定パターン雑音になるため、図51の信号取り込みトランジスタと増幅信号蓄積容量の部分にこの雑音を抑圧するノイズキャンセラを設ける。ノイズキャンセラとしては、電圧領域で信号と雑音の差分をとる相関二重サンプリング型と電荷領域で差分を取るスライス型をここでは取り上げ

る、ノイズキャンセラはこれの型には限定されない。

【0055】図7は相関二重サンプリング型と負荷トランジスタを用いたもの、図11はスライス型と負荷トランジスタを用いたもの、図15は相関二重サンプリング型と垂直信号線リセットトランジスタを用いたもの、図19はスライス型と垂直信号線リセットトランジスタを用いたものの回路構成図である。

【0056】ノイズキャンセラについて簡単に構成と原理を示す。相関二重サンプリング型は図7に示すように、垂直信号線8-1、8-2にクランプ容量16-1、16-2、クランプトランジスタ17-1、17-2、サンプルホールドトランジスタ18-1、18-2、ホールド容量19-1、19-2が設けられている。

【0057】図8のタイミングチャートに示すように、水平アドレス線6-1からアドレスパルス101を印加すると垂直選択トランジスタ3-1-1、3-1-2がONし、増幅トランジスタ2-1-1、2-1-2が活性化し、垂直信号線8-1、8-2にフォトダイオードの電圧に対応した信号電圧が現れる。このとき、クラン

プトランジスタの共通ゲート55にクランプパルス109を印加し、クランプトランジスタ17-1、17-2をONし、クランプ容量16-1、16-2のクランプトランジスタ側の電圧をクランプトランジスタの共通ソース54の電圧に固定したのちOFFする。

【0058】次に、リセット線7-1から信号リセットパルス102-1をリセットトランジスタ4-1-1、4-1-2に印加し、フォトダイオードの信号電荷を排出すると垂直信号線8-1、8-2に増幅トランジスタのしきい値バラツキによる雑音電圧が現れる。

【0059】このとき、クランプ容量16-1、16-2のクランプトランジスタ側の電圧は垂直信号線の電圧変化分、即ち信号電圧から雑音電圧を差し引いた雑音のない信号電圧がクランプトランジスタの共通ソース54の電圧に重畳され現れる。共通ソースの電圧も雑音を持っていない。

【0060】サンプルホールドトランジスタの共通ゲート56にサンプルホールドパルス110を印加し、この雑音のない信号電圧をサンプルホールドトランジスタ18-1、18-2を介してホールド容量19-1、19-2に伝える。

【0061】しかる後、水平選択トランジスタ12-1、12-2を順次通して雑音のない信号を読み出す。

【0062】この型のノイズキャンセラで重要なパルスはクランプパルス109とサンプルホールドパルス110であり、これらのパルスの後縁は負荷トランジスタを活性化する負荷トランジスタ活性パルス106が印化された期間の中にある。特許請求の範囲に記載されている第1の雑音抑圧パルスがクランプパルスに、第2の雑音抑圧パルスがサンプルホールドパルスに相当する。

【0063】図9は、図8の駆動タイミングを改良したものである。雑音・信号の取り込みを決める重要なクランプパルス109・サンプルホールドパルス110の2つの後縁の時刻におけるセルの状態がなるべく同じ条件になるようにそれぞれの後縁がある時刻に対して、第1のアドレスパルス111-1(111-2)と第2のアドレスパルス112-1(112-2)を別々に発生する。同様に、第1の負荷トランジスタ活性パルス113と第2の負荷トランジスタ活性パルス114を別々に発生する。

【0064】さらに、クランプパルス109の後縁と第1のアドレスパルス111-1(111-2)の前縁との間の時間と、サンプルホールドパルス110の後縁と第2のアドレスパルス112-1(112-2)の前縁との間の時間をほぼ等しくする。同様に、クランプパルス109の後縁と第1の負荷トランジスタ活性パルス113の前縁との間の時間と、サンプルホールドパルス110の後縁と第2の負荷トランジスタ活性パルス114の前縁との間の時間をほぼ等しくする。

【0065】さらに改善すると、図10のようになる。

サンプルホールドパルスの後縁の時刻におけるセルの状態は第2のアドレスパルスの前縁だけでなく第1のアドレスパルスの影響も受けている。クランプパルスの後縁の時刻におけるセルの状態をサンプルホールドパルスの後縁と同等にするために、第1のアドレスパルスの前にダミーのアドレスパルス115-1(115-2)を発生している。同様に、負荷トランジスタ活性パルスについても第1の負荷トランジスタ活性パルス113の前にダミーの負荷トランジスタ活性パルス116を発生する。

【0066】さらに、ダミーにアドレスパルス115-1(115-2)・ダミーの負荷トランジスタ活性パルス116に同期してダミーのクランプパルス117をクランプパルス109の前に発生する。これらのダミーのパルスは3つ一緒に使う必要はなく1つでも効果がある。

【0067】一方、もう一つのノイズキャンセラであるスライス型ノイズキャンセラについても、簡単に構成と原理を説明する。図11に示すように、垂直信号線8-1、8-2にスライストランジスタ20-1、20-2のゲートが接続されている。スライストランジスタのソースには、スライス容量21-1、21-2とスライスソースリセットトランジスタ22-1、22-2が接続されている。ドレインには、スライス電荷蓄積容量24-1、24-2とスライسدレインリセットトランジスタ23-1、23-2が接続されている。

【0068】図12のタイミングチャートに示すように、水平アドレス線6-1からアドレスパルス101を印加すると垂直選択トランジスタ3-1-1、3-1-2がONし、増幅トランジスタ2-1-1、2-1-2が活性化し、垂直信号線8-1、8-2に信号電圧が現れる。

【0069】このとき、スライスソースリセットトランジスタ22-1、22-2の共通ゲート58にスライスソースリセットパルス118を印加し、予め十分な電荷が注入されているスライス容量21-1、21-2の共通端子57に、第1のスライスパルス119を印加し、スライストランジスタ20-1、20-2のゲートチャンネルを通して余分な電荷をスライストランジスタのドレインに排出する。この余分な電荷は、スライسدレインリセットトランジスタ23-1、23-2の共通ゲート61にスライス電荷リセットパルス121を印加することにより、スライسدレインリセットトランジスタ23-1、23-2の共通ドレイン60に排出する。

【0070】次に、リセット線7-1から信号リセットパルス102-1をリセットトランジスタ4-1-1、4-1-2に印加し、フォトダイオードの信号電荷を排出すると垂直信号線8-1、8-2に増幅トランジスタのしきい値バラツキによる雑音電圧が現れる。

【0071】このとき、スライス容量21-1、21-

2の共通端子57に第2のスライスパルス120を印加すると、スライストランジスタ20-1、20-2のゲートに接続された垂直信号線8-1、8-2の電圧の変化分、即ち信号から雑音を差し引いた雑音成分のない信号電圧にスライス容量をかけた増幅された信号電荷がスライス電荷蓄積容量24-1、24-2に転送される。【0072】しかる後、水平選択トランジスタ12-1、12-2を順次ONして雑音のない信号を読み出す。

10 【0073】この型のノイズキャンセラで重要なパルスは、スライス容量の電荷をプリセットする第1のスライスパルス119と信号と雑音の差分に比例する電荷をスライストランジスタのドレインに転送する第2のスライスパルスである。これらのパルスの後縁は、負荷トランジスタを活性化する負荷トランジスタ活性パルス106が印化された期間の中にある。特許請求の範囲で記述されている第1の雑音抑圧パルスが第1のスライスパルスに、第2の雑音抑圧パルスが第2のスライスパルスに相当する。

20 【0074】スライストランジスタとしてp型チャネルのものをを用いるとスライスパルスの極性を反転する必要がある。

【0075】このときは、特許請求の範囲で記述されている第3の雑音抑圧パルスが第1のスライスパルスに、第4の雑音抑圧パルスが第2のスライスパルスに相当する。図12の駆動タイミングを改善したものが図13である。雑音・信号の取り込みを決める重要な第1のスライスパルス119と第2のスライスパルス120の2つの後縁の時刻におけるセルの状態がなるべく同じ条件になるように、それぞれの後縁がある時刻に対して、第1のアドレスパルス111-1(111-2)と第2のアドレスパルス112-1(112-2)を別々に発生する。同様に、第1の負荷トランジスタ活性パルス113と第2の負荷トランジスタ活性パルス114を別々に発生する。

【0076】さらに、第1のスライスパルス119の後縁と第1のアドレスパルス111-1(111-2)の前縁との間の時間と、第2のスライスパルス120の後縁と第2のアドレスパルス112-1(112-2)の前縁との間の時間をほぼ等しくする。同様に、第1のスライスパルス119の後縁と第1の負荷トランジスタ活性パルス113の前縁との間の時間と、第2のスライスパルス120の後縁と第2の負荷トランジスタ活性パルス114の前縁との間の時間をほぼ等しくする。

【0077】さらに改善すると、図14のようになる。第2のスライスパルスの後縁の時刻におけるセルの状態は、第2のアドレスパルスの前縁だけでなく第1のアドレスパルスの影響も受けている。第1のスライスパルスの後縁の時刻におけるセルの状態を第2のスライスパルスの後縁と同等にするために、第1のアドレスパルスの

前にダミーのアドレスパルス115-1(115-2)を発生している。同様に、負荷トランジスタ活性パルスについても第1の負荷トランジスタ活性パルス113の前にダミーの負荷トランジスタ活性パルス116を発生する。

【0078】さらに、ダミーにアドレスパルス115-1(115-2)・ダミーの負荷トランジスタ活性パルス116に同期してダミーのスライスパルス122を第1のスライスパルス119の前に発生する。スライス電荷リセットパルス121の前にダミーのスライス電荷リセットパルス123を発生することも可能である。これらのダミーのパルスは4つ一緒に使う必要はなく1つでも効果がある。

【0079】図16は、図15のセンサの動作タイミングチャートである。

【0080】図8のタイミングチャートに示すように、水平アドレス線6-1からアドレスパルス101を印加すると垂直選択トランジスタ3-1-1、3-1-2がONし、増幅トランジスタ2-1-1、2-1-2が活性化する。ここで、電荷注入パルス107を垂直信号線リセットトランジスタの共通ゲート52に印加し、垂直信号線に電荷を注入した後OFFにする。

【0081】注入電荷の一部が活性化された増幅トランジスタのゲートチャネルを通り排出され、垂直信号線8-1、8-2にフォトダイオードの電圧に対応した信号電圧が現れる。このとき、クランプトランジスタの共通ゲート55にクランプパルス109を印加し、クランプトランジスタ17-1、17-2をONし、クランプ容量16-1、16-2のクランプトランジスタ側の電圧をクランプトランジスタの共通ソース54の電圧に固定したのちOFFする。

【0082】次に、リセット線7-1から信号リセットパルス102-1をリセットトランジスタ4-1-1、4-1-2に印加し、フォトダイオードの信号電荷を排出し、雑音検出用電荷注入パルス124を垂直信号線リセットトランジスタの共通ゲート52に印加し垂直信号線に電荷を注入した後OFFにする。すると、垂直信号線8-1、8-2に増幅トランジスタのしきい値バラツキによる雑音電圧が現れる。

【0083】このとき、クランプ容量16-1、16-2のクランプトランジスタ側の電圧は垂直信号線の電圧変化分、即ち信号電圧から雑音電圧を差し引いた雑音のない信号電圧がクランプトランジスタの共通ソース54の電圧に重畳され現れる。共通ソースの電圧も雑音を持っていない。

【0084】サンプルホールドトランジスタの共通ゲート56にサンプルホールドパルス110を印加し、この雑音のない信号電圧をサンプルホールドトランジスタ18-1、18-2を介してホールド容量19-1、19-2に伝える。

【0085】しかる後、水平選択トランジスタ12-1、12-2を順次通して雑音のない信号を読み出す。

【0086】この型のノイズキャンセラで重要なパルスであるクランプパルス109とサンプルホールドパルス110の後縁は、電荷注入パルス107及び雑音検出用電荷注入パルス124がOFFした後の期間にある。その理由は、図4の説明で前述した通りである。

【0087】クランプパルス109の前縁については図5(a)で説明したのと同様に、電荷注入パルス107の後縁より前にあるか又は、その後縁直後のアドレスされた行の増幅トランジスタが強反転状態にある期間内にある。サンプルホールドパルス110の前縁についても、雑音検出用電荷注入パルス124の後縁に対して同様なことが要求される。

【0088】図17は図16の改良版で、アドレスパルスを信号と雑音の検出に合わせて2つに分けている。図18はダミーのアドレスパルス115-1(115-2)、ダミーの電荷注入パルス125、ダミーのクランプパルス117を加えたものである。これらの方法は上述したように、雑音・信号の取り込みを決める重要なクランプパルス109・サンプルホールドパルス110の2つの後縁の時刻におけるセルの状態がなるべく同じ条件になるようにしたものである。

【0089】図20は、図19のセンサの動作タイミングチャートである。

【0090】図12のタイミングチャートに示すように、水平アドレス線6-1からアドレスパルス101を印加すると垂直選択トランジスタ3-1-1、3-1-2がONし、増幅トランジスタ2-1-1、2-1-2が活性化する。ここで、電荷注入パルス107を垂直信号線リセットトランジスタの共通ゲート52に印加し垂直信号線に電荷を注入した後OFFにする。注入電荷の一部が活性化された増幅トランジスタのゲートチャネルを通り排出され、垂直信号線8-1、8-2にフォトダイオードの電圧に対応した信号電圧が現れる。

【0091】このとき、スライスソースリセットトランジスタ22-1、22-2の共通ゲート58にスライスソースリセットパルス118を印加し、予め十分な電荷が注入されているスライス容量21-1、21-2の共通端子57に、第1のスライスパルス119を印加し、スライストランジスタ20-1、20-2のゲートチャネルを通して余分な電荷をスライストランジスタのドレインに排出する。この余分な電荷は、スライズドレインリセットトランジスタ23-1、23-2の共通ゲート61にスライス電荷リセットパルス121を印加することにより、スライズドレインリセットトランジスタ23-1、23-2の共通ドレイン60に排出する。

【0092】次に、リセット線7-1から信号リセットパルス102-1をリセットトランジスタ4-1-1、4-1-2に印加し、フォトダイオードの信号電荷を排

出し、雑音検出用電荷注入パルス124を垂直信号線リセットトランジスタの共通ゲート52に印加し垂直信号線に電荷を注入した後OFFにする。すると、垂直信号線8-1、8-2に増幅トランジスタのしきい値バラツキによる雑音電圧が現れる。

【0093】このとき、スライス容量21-1、21-2の共通端子57に第2のスライスパルス120を印加すると、スライストランジスタ20-1、20-2のゲートに接続された垂直信号線8-1、8-2の電圧の変化分、即ち信号から雑音を差し引いた雑音成分のない信号電圧にスライス容量をかけた増幅された信号電荷がスライス電荷蓄積容量24-1、24-2に転送される。

【0094】しかる後、水平選択トランジスタ12-1、12-2を順次ONして雑音のない信号を読み出す。

【0095】この型のノイズキャンセラで重要なパルスは、スライス容量の電荷をプリセットする第1のスライスパルス119と信号と雑音の差分に比例する電荷をスライストランジスタのドレインに転送する第2のスライスパルスである。これらのパルスの後縁は、負荷トランジスタを活性化する負荷トランジスタ活性パルス106が印化された期間の中にある。特許請求の範囲で記述されている第1の雑音抑圧パルスが第1のスライスパルスに、第2の雑音抑圧パルスが第2のスライスパルスに相当する。

【0096】第1のスライスパルス119の前縁は電荷注入パルス107に対して、相関二重サンプリング型ノイズキャンセラのクランプパルスのような制約はない。理由は、垂直信号線8-1、8-2はスライストランジスタ20-1、20-2のゲートに接続されており、増幅信号になる電荷を垂直信号線から供給する必要がないためである。即ち、電荷注入パルス107がOFFした後、第1にスライスパルス119を印加してもよい。第2のスライスパルス120と雑音検出用電荷注入パルス124の関係についても同様のことが成り立つ。

【0097】図21は図20の改良版である。アドレスパルスが2つに分けてある。図22はさらに改善したものである。第1のアドレスパルスの前にダミーのアドレスパルス115-1(115-2)を発生している。同様に電荷注入パルス107の前にダミーの電荷注入パルス125を発生する。さらに、ダミーにアドレスパルス115-1(115-2)・ダミーの電荷注入パルス125に同期してダミーのスライスパルス122を第1のスライスパルス119の前に発生する。スライス電荷リセットパルス121の前にダミーのスライス電荷リセットパルス123を発生することも可能である。

【0098】〔実施形態3〕図23は、図7の構成にフォトダイオード1-1-1、…と増幅トランジスタ2-1-1、…のゲート間に電荷転送トランジスタ25-1-1、25-1-2、…、25-2-2を挿入したも

ので、そのゲートは垂直シフトレジスタ5から出る転送制御線26-1、26-2に接続されている。

【0099】この型のセルを持つセンサの駆動は、図24(負荷トランジスタと相関二重サンプリング型ノイズキャンセラを有する)に示すように、アドレスされた行(ここでは第1行)のリセットトランジスタ4-1-1、4-1-2にリセット線7-1より検出容量リセットパルス128-1を印加し電荷検出ノードをリセットする。このとき、増幅トランジスタ2-1-1、2-1-2のしきい値バラツキを含んだ雑音電圧が垂直信号線8-1、8-2に現れる。

【0100】次に、電荷転送パルス127-1を転送制御線26-1より電荷転送トランジスタ25-1-1、25-1-2に印加し電荷検出ノードにフォトダイオード1-1-1、1-1-2の信号電荷を転送すると、垂直信号線8-1、8-2に信号電圧が現れる。このように時系列に現れる雑音電圧と信号電圧の差を、図8と同様に、相関二重サンプリング型のノイズキャンセラで取り出し出力する。次の行もほぼ同様に動作し読み出すことができる。

【0101】ここでも負荷トランジスタの共通ゲート51には雑音と信号を垂直信号線に取り出すときのみ負荷トランジスタ活性パルス106を印加している。ノイズキャンセラの部分に関して図8と異なるのは、雑音と信号がくる順番が逆になっていることであり、動作は全く同じで出力される信号の極性が逆になる。

【0102】図25は、図8を改良した図9とほぼ同様に、図24の駆動タイミングを改良したものである。雑音・信号の取り込みを決める重要なクランプパルス109・サンプルホールドパルス110の2つの後縁の時刻におけるセルの状態がなるべく同じ条件になるようにそれぞれの後縁がある時刻に対して、第1のアドレスパルス111-1(111-2)と第2のアドレスパルス112-1(112-2)を別々に発生する。同様に、第1の負荷トランジスタ活性パルス113と第2の負荷トランジスタ活性パルス114を別々に発生する。

【0103】さらに、クランプパルス109の後縁と第1のアドレスパルス111-1(111-2)の前縁との間の時間と、サンプルホールドパルス110の後縁と第2のアドレスパルス112-1(112-2)の前縁との間の時間をほぼ等しくする。同様に、クランプパルス109の後縁と第1の負荷トランジスタ活性パルス113の前縁との間の時間と、サンプルホールドパルス110の後縁と第2の負荷トランジスタ活性パルス114の前縁との間の時間をほぼ等しくする。

【0104】図26は、図9を改良した図10とほぼ同様に、図25の駆動タイミングを改良したものである。サンプルホールドパルスの後縁の時刻におけるセルの状態は、第2のアドレスパルスの前縁だけでなく第1のアドレスパルスの影響も受けている。クランプパルスの後

縁の時刻におけるセルの状態をサンプルホールドパルス  
の後縁と同等にするために、第1のアドレスパルスの前  
にダミーのアドレスパルス115-1(115-2)を  
発生している。同様に、負荷トランジスタ活性パルスに  
ついて第1の負荷トランジスタ活性パルス113の前  
にダミーの負荷トランジスタ活性パルス116を発生す  
る。

【0105】さらに、ダミーにアドレスパルス115-  
1(115-2)・ダミーの負荷トランジスタ活性パ  
ルス116に同期してダミーのクランプパルス117をク  
ランプパルス109の前に発生する。これらのダミーの  
パルスは3つ一緒に使う必要はなく1つでも効果がある  
ことは図10の時と同じである。

【0106】図27は、図23のセル構成のものに図1  
1の負荷トランジスタ・スライス型ノイズキャンセラを  
組み合わせたものである。図28、図29、図30もそ  
れぞれ図24、図25、図26のセルの駆動と図12、  
図13、図14の負荷トランジスタ・ノイズキャンセラ  
の駆動を組み合わせたものとほぼ同じである。

【0107】信号と雑音がかかる順番が逆になるため、ス  
ライストランジスタのチャンネルの型を図12、図13、  
図14のものとは逆にする方がよい。そのため、スライ  
ス容量の共通端子57に印加するパルスの極性が逆にな  
る。そのため、第1のスライスパルス119、第2のス  
ライスパルス120、ダミーのスライスパルス122の  
代わりに極性の逆の第3のスライスパルス129、第4  
のスライスパルス130、ダミーの反転スライスパルス  
131を用いる。

【0108】図31は、図23のセル構成のものに図1  
5の垂直信号線リセットトランジスタ・相関二重サンプ  
リング型ノイズキャンセラを組み合わせたものである。  
図32、図33、図34もそれぞれ図24、図25、図  
26のセルの駆動と図16、図17、図18の垂直信号  
線リセットトランジスタ・ノイズキャンセラの駆動を組  
み合わせたものとほぼ同じである。

【0109】図35は、図23のセル構成のものに図1  
9の垂直信号線リセットトランジスタ・スライス型ノイ  
ズキャンセラを組み合わせたものである。図36、図3  
7、図38もそれぞれ図24、図25、図26のセルの  
駆動と図20、図21、図22の垂直信号線リセット  
トランジスタ・ノイズキャンセラの駆動を組み合わせたも  
のとはほぼ同じである。図27、図28、図29、図30  
と同様にスライストランジスタのチャンネルの型とスライ  
スパルスの極性は逆になる。

【0110】図39は、図23に示す回路のセンサの動  
作図である。図24の動作方法と異なるところは、電荷  
検出容量リセットパルス128-1を印加したあとすぐ  
に電荷転送パルス127-1を印加し、信号電荷を電荷  
検出ノードに転送し信号電圧を垂直信号線8-1、8-  
2に発生させる。次に、第2の検出容量リセットパルス

133-1を印加し電荷検出ノードの信号電荷を排出す  
る。その後、すぐに第2の電荷転送パルス132-1を  
印加する。このときは殆ど転送される電荷はないので、  
垂直信号線8-1、8-2には雑音電圧が誘起される。

【0111】このように時系列に現れる雑音電圧と信号  
電圧の差を、図8と同様に相関二重サンプリング型のノ  
イズキャンセラで取り出し出力する。次の行もほぼ同様  
に動作し読み出すことができる。ここでも負荷トランジ  
スタの共通ゲート51には雑音と信号を垂直信号線に取  
り出すときのみ負荷トランジスタ活性パルス106を印  
加している。

【0112】この動作方法では、信号を取り出す時と雑  
音を取り出し時で検出容量リセットパルス128-1・  
電荷転送パルス127-1の印加と第2の検出容量リセ  
ットパルス133-1・第2の電荷転送パルス132-  
1の印加が等価になるため、信号と雑音の取り出しが同  
一条件に近い条件で取り出せる。

【0113】図40は、アドレスパルス・負荷トランジ  
スタ活性パルスを2つに分離したものである。図41  
は、ダミーのアドレスパルス115-1、115-2・  
ダミーの負荷トランジスタ活性パルス116・ダミーの  
クランプパルス117に加えて検出容量リセットパルス  
128-1、128-2の前にダミーの検出容量リセッ  
トパルス134-1、134-2を印加している。

【0114】図42は、図27のセンサの動作タイミン  
グ図である。セルの動作は図39、ノイズキャンセラの  
動作は図28とほぼ同じである。信号・雑音の発生の順  
序が図28の動作と逆になるのでノイズキャンセラのス  
ライスパルスの極性が逆になり、図11のセンサを図1  
2の動作タイミングで動かしたときと同じになる。ダミ  
ーのスライス電荷リセットパルス123を印加する事も  
できる。

【0115】図43は、アドレスパルス・負荷トランジ  
スタ活性パルスを2回発生したものである。図44は、  
ダミーのアドレスパルス・ダミーの負荷トランジスタ活  
性パルス・ダミーのスライスパルスに加え第2のダミー  
のスライス電荷リセットパルス135を印加したもので  
ある。

【0116】図45は、図31に示すセンサの動作図で  
ある。セルは図39、ノイズキャンセラは図32の動作  
を組み合わせたものである。図46は、アドレスパル  
スを2つに分けたものである。図47は、図41のセルの  
動作と図34のノイズキャンセラの動作を組み合わせた  
ものである。

【0117】図48は、図35に示すセンサの動作図で  
ある。図39のセルの動作と図36のノイズキャンセラ  
の動作を組み合わせたものとほぼ同じである。スライ  
スパルスの極性が逆になっていることとダミーのスライ  
ス電荷リセットパルスを発生させてもよいことである。図  
49は、アドレスパルスを2つに分けたものである。図

50は図41のセルの動作と図38のノイズキャンセラの動作を組み合わせたものとはほぼ同じである。第2のダミーのスライス電荷リセットパルス135を発生できることとスライスパルスの極性が逆になるところが異なる。

【0118】本発明は上述した各実施形態に限定されるものではなく、その要旨を逸脱しない範囲で、種々変形して実施することができる。

【0119】

【発明の効果】以上詳述したように本発明によれば、フォトダイオードの信号を増幅し垂直信号線及び増幅信号蓄積容量に伝達する期間のみに負荷トランジスタに電流を流しそれ以外の時は流れる電流の量を小さくすることにより、消費電力を下げることができる。

【0120】また、垂直信号線リセットトランジスタにより垂直信号線を短い時間でリセットし、垂直信号線リセットトランジスタに電流を流さないときに最終的な信号の取り込みを行うことにより、消費電力・信号取り扱い範囲の両方を改善することができる。

【図面の簡単な説明】

【図1】負荷トランジスタをパルス駆動する増幅型固体撮像装置を示す回路構成図。

【図2】図1の負荷トランジスタのパルス駆動における動作タイミング図。

【図3】負荷トランジスタのパルス駆動と共に垂直信号線のリセット駆動を行う増幅型固体撮像装置を示す回路構成図。

【図4】図3のリセット駆動における動作タイミング図。

【図5】電荷注入パルスと信号取り込みパルスの位相関係を説明する図。

【図6】垂直信号線リセット駆動で信号取り扱い範囲が広いことを説明する図。

【図7】相関二重サンプリング型ノイズキャンセラと負荷トランジスタを用いた固体撮像装置の回路構成図。

【図8】図7の駆動タイミングチャートで、信号と雑音の読み出しに対して1回のアドレスパルス、1回の負荷トランジスタ活性パルスを用いるもの。

【図9】図7の駆動タイミングチャートで、信号と雑音の読み出しの対して別々のアドレスパルス、負荷トランジスタ活性パルスを用いるもの。

【図10】図7の駆動タイミングチャートで、ダミーのアドレスパルス、ダミーの負荷トランジスタ活性パルス、ダミーのクランプパルスを用いるもの。

【図11】スライス型ノイズキャンセラと負荷トランジスタを用いた増幅型固体撮像装置を示す回路構成図。

【図12】図11の駆動タイミングチャートで、信号と雑音の読み出しに対して1回のアドレスパルス、1回の負荷トランジスタ活性パルスを用いるもの。

【図13】図11の駆動タイミングチャートで、信号と

雑音の読み出しの対して別々のアドレスパルス、負荷トランジスタ活性パルスを用いるもの。

【図14】図11の駆動タイミングチャートで、ダミーのアドレスパルス、ダミーの負荷トランジスタ活性パルス、ダミーのスライスパルス、ダミーのスライス電荷リセットパルスを用いるもの。

【図15】相関二重サンプリング型ノイズキャンセラと垂直信号線リセットトランジスタを用いた増幅型固体撮像装置を示す回路構成図。

【図16】図15の駆動タイミングチャートで、信号と雑音の読み出しに対して1回のアドレスパルスを用いるもの。

【図17】図15の駆動タイミングチャートで、信号と雑音の読み出しに対して別々のアドレスパルスを用いるもの。

【図18】図15の駆動タイミングチャートで、ダミーのアドレスパルス、ダミーの電荷注入パルス、ダミーのクランプパルスを用いたもの。

【図19】スライス型ノイズキャンセラと垂直信号線リセットトランジスタを用いた増幅型固体撮像装置を示す回路構成図。

【図20】図19の駆動タイミングチャートで、信号と雑音の読み出しに対して1回のアドレスパルスを用いるもの。

【図21】図19の駆動タイミングチャートで、信号と雑音の読み出しに対して別々のアドレスパルスを用いるもの。

【図22】図19の駆動タイミングチャートで、ダミーのアドレスパルス、ダミーの電荷注入パルス、ダミーのスライスパルス、ダミーのスライス電荷リセットパルスを用いるもの。

【図23】電荷転送トランジスタをもったセルで相関二重サンプリング型ノイズキャンセラと負荷トランジスタを用いた固体撮像装置を示す回路構成図。

【図24】図23の駆動タイミングチャートで、信号と雑音の読み出しに対して1回のアドレスパルス、1回の負荷トランジスタ活性パルスを用いるもの。

【図25】図23の駆動タイミングチャートで、信号と雑音の読み出しの対して別々のアドレスパルス、負荷トランジスタ活性パルスを用いるもの。

【図26】図23の駆動タイミングチャートで、ダミーのアドレスパルス、ダミーの負荷トランジスタ活性パルス、ダミーのクランプパルスを用いるもの。

【図27】電荷転送トランジスタゲートを持ったセルでスライス型ノイズキャンセラと負荷トランジスタを用いた固体撮像装置を示す回路構成図。

【図28】図27の駆動タイミングチャートで、信号と雑音の読み出しに対して1回のアドレスパルス、1回の負荷トランジスタ活性パルスを用いるもの。

【図29】図27の駆動タイミングチャートで、信号と

雑音の読み出しの対して別々のアドレスパルス、負荷トランジスタ活性パルスを用いるもの。

【図30】図27の駆動タイミングチャートで、ダミーのアドレスパルス、ダミーの負荷トランジスタ活性パルス、ダミーのスライスパルス、ダミーのスライス電荷リセットパルスを用いるもの。

【図31】電荷転送トランジスタをもったセルで相関二重サンプリング型ノイズキャンセラと垂直信号線リセットトランジスタを用いた増幅型固体撮像装置を示す回路構成図。

【図32】図31の駆動タイミングチャートで、信号と雑音の読み出しに対して1回のアドレスパルスを用いるもの。

【図33】図31の駆動タイミングチャートで、信号と雑音の読み出しに対して別々のアドレスパルスを用いるもの。

【図34】図31の駆動タイミングチャートで、ダミーのアドレスパルス、ダミーの電荷注入パルス、ダミーのクランプパルスを用いたもの。

【図35】電荷転送トランジスタをもったセルでスライス型ノイズキャンセラと垂直信号線リセットトランジスタを用いた増幅型固体撮像装置を示す回路構成図。

【図36】図35の駆動タイミングチャートで、信号と雑音の読み出しに対して1回のアドレスパルスを用いるもの。

【図37】図35の駆動タイミングチャートで、信号と雑音の読み出しに対して別々のアドレスパルスを用いるもの。

【図38】図35の駆動タイミングチャートで、ダミーのアドレスパルス、ダミーの電荷注入パルス、ダミーのスライスパルス、ダミーのスライス電荷リセットパルスを用いるもの。

【図39】図23で信号・雑音の順に検出する駆動タイミングチャートで、信号と雑音の読み出しに対して1回のアドレスパルス、1回の負荷トランジスタ活性パルスを用いるもの。

【図40】図23で信号・雑音の順に検出する駆動タイミングチャートで、信号と雑音の読み出しの対して別々のアドレスパルス、負荷トランジスタ活性パルスを用いるもの。

【図41】図23で信号・雑音の順に検出する駆動タイミングチャートで、ダミーのアドレスパルス、ダミーの負荷トランジスタ活性パルス、ダミーのクランプパルスを用いるもの。

【図42】図27で信号・雑音の順に検出する駆動タイミングチャートで、信号と雑音の読み出しに対して1回のアドレスパルス、1回の負荷トランジスタ活性パルスを用いるもの。

【図43】図27で信号・雑音の順に検出する駆動タイミングチャートで、信号と雑音の読み出しの対して別々

のアドレスパルス、負荷トランジスタ活性パルスを用いるもの。

【図44】図27で信号・雑音の順に検出する駆動タイミングチャートで、ダミーのアドレスパルス、ダミーの負荷トランジスタ活性パルス、ダミーのスライスパルス、ダミーのスライス電荷リセットパルスを用いるもの。

【図45】図31で信号・雑音の順に検出する駆動タイミングチャートで、信号と雑音の読み出しに対して1回のアドレスパルスを用いるもの。

【図46】図31で信号・雑音の順に検出する駆動タイミングチャートで、信号と雑音の読み出しに対して別々のアドレスパルスを用いるもの。

【図47】図31で信号・雑音の順に検出する駆動タイミングチャートで、ダミーのアドレスパルス、ダミーの電荷注入パルス、ダミーのクランプパルスを用いたもの。

【図48】図35で信号・雑音の順に検出する駆動タイミングチャートで、信号と雑音の読み出しに対して1回のアドレスパルスを用いるもの。

【図49】図35で信号・雑音の順に検出する駆動タイミングチャートで、信号と雑音の読み出しに対して別々のアドレスパルスを用いるもの。

【図50】図35で信号・雑音の順に検出する駆動タイミングチャートで、ダミーのアドレスパルス、ダミーの電荷注入パルス、ダミーのスライスパルス、ダミーのスライス電荷リセットパルスを用いるもの。

【図51】従来の増幅型固体撮像装置の一例を示す回路構成図。

【図52】図51の固体撮像装置の動作タイミングチャート。

【図53】増幅トランジスタと負荷トランジスタで構成される回路の信号取り扱い範囲が狭いことを説明する図。

【符号の説明】

1-1-1, 1-1-2, ~, 1-2-2: フォトダイオード

2-1-1, 2-1-2, ~, 2-2-2: 増幅トランジスタ

3-1-1, 3-1-2, ~, 3-2-2: 垂直選択トランジスタ

4-1-1, 4-1-2, ~, 4-2-2: リセットトランジスタ

5: 垂直シフトレジスタ

6-1, 6-2: 水平アドレス線

7-1, 7-2: リセット線

8-1, 8-2: 垂直信号線

9-1, 9-2: 負荷トランジスタ

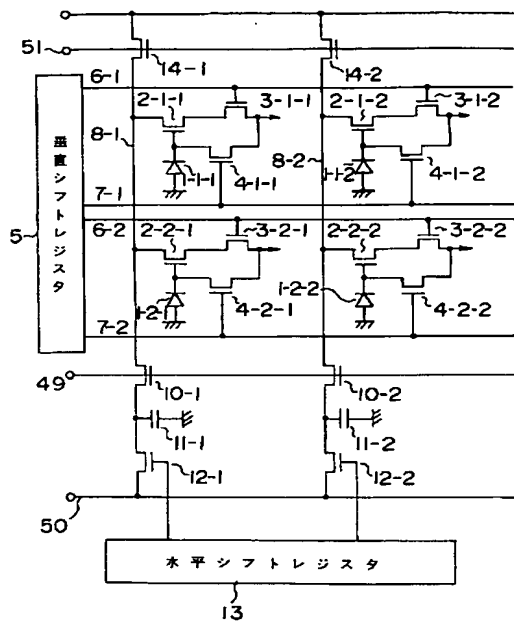
10-1, 10-2: 信号取り込みトランジスタ

11-1, 11-2: 増幅信号蓄積容量

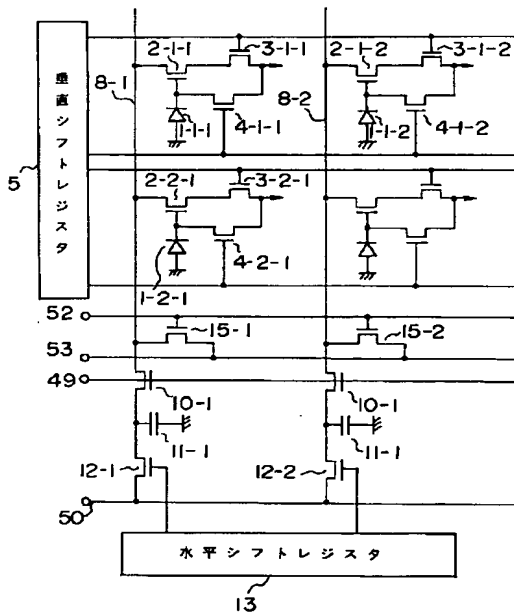
12-1, 12-2: 水平選択トランジスタ  
 13: 水平シフトレジスタ  
 14-1, 14-2: 負荷トランジスタ  
 15-1, 15-2: 垂直信号線リセットトランジスタ  
 16-1, 16-2: クランプ容量  
 17-1, 17-2: クランプトランジスタ  
 18-1, 18-2: サンプルホールドトランジスタ  
 19-1, 19-2: ホールド容量  
 20-1, 20-2: スライストランジスタ  
 21-1, 21-2: スライス容量 10  
 22-1, 22-2: スライスソースリセットトランジスタ  
 23-1, 23-2: スライズドレインリセットトランジスタ  
 24-1, 24-2: スライス電荷蓄積容量  
 25-1-1, 25-1-2, ~, 25-2-2: 電荷転送トランジスタ  
 26-1, 26-2: 転送制御線  
 49: 信号取り込みトランジスタの共通ゲート  
 50: 水平信号線 20  
 51: パルス駆動する負荷トランジスタの共通ゲート電極  
 52: 垂直信号線リセットトランジスタの共通ゲート電極  
 53: 垂直信号線リセットトランジスタの共通ソース  
 54: クランプトランジスタの共通ソース  
 55: クランプトランジスタの共通ゲート  
 56: サンプルホールドトランジスタの共通ゲート  
 57: スライス容量の共通端子  
 58: スライスソースリセットトランジスタの共通ゲート 30  
 60: スライズドレインリセットトランジスタの共通ドレイン  
 61: スライズドレインリセットトランジスタの共通ゲート  
 101-1, 101-2: アドレスパルス  
 102-1, 102-2: 信号リセットパルス  
 103: 信号取り込みパルス

104-1, 104-2: 水平選択パルス  
 105-1, 105-2: 出力信号  
 106: 負荷トランジスタ活性パルス  
 107: 電荷注入パルス  
 108: 信号取り込みパルス103の前縁  
 109: クランプパルス  
 110: サンプルホールドパルス  
 111-1, 111-2: 第1のアドレスパルス  
 112-1, 112-2: 第2のアドレスパルス  
 113: 第1の負荷トランジスタ活性パルス  
 114: 第2の負荷トランジスタ活性パルス  
 115-1, 115-2: ダミーのアドレスパルス  
 116: ダミーの負荷トランジスタ活性パルス  
 117: ダミーのクランプパルス  
 118: スライスソースリセットパルス  
 119: 第1のスライスパルス  
 120: 第2のスライスパルス  
 121: スライス電荷リセットパルス  
 122: ダミーのスライスパルス  
 123: ダミーのスライス電荷リセットパルス  
 124: 雑音検出用電荷注入パルス  
 125: ダミーの電荷注入パルス  
 126: ダミーのクランプパルス  
 127-1, 127-2: 電荷転送パルス  
 128-1, 128-2: 検出容量リセットパルス  
 129: 第3のスライスパルス  
 130: 第4のスライスパルス  
 131: ダミーの反転スライスパルス  
 132-1, 132-2: 第2の電荷転送パルス  
 133-1, 133-2: 第2の検出容量リセットパルス  
 134-1, 134-2: ダミーの検出容量リセットパルス  
 135: 第2のダミーのスライス電荷リセットパルス  
 201: 検出信号を垂直信号線・増幅信号蓄積容量に取り出す期間  
 202: 期間201以外の期間

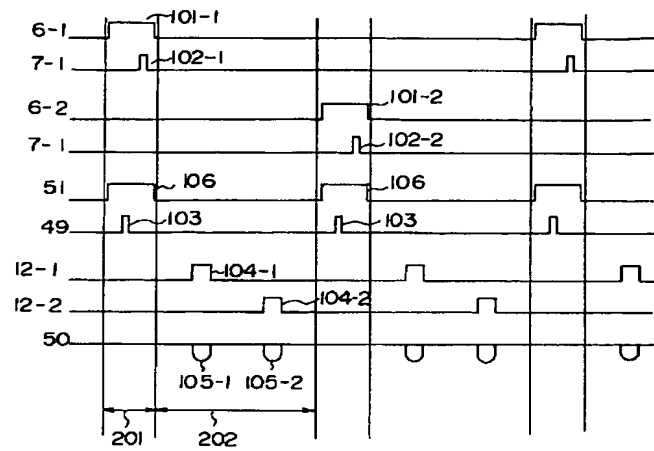
【図1】



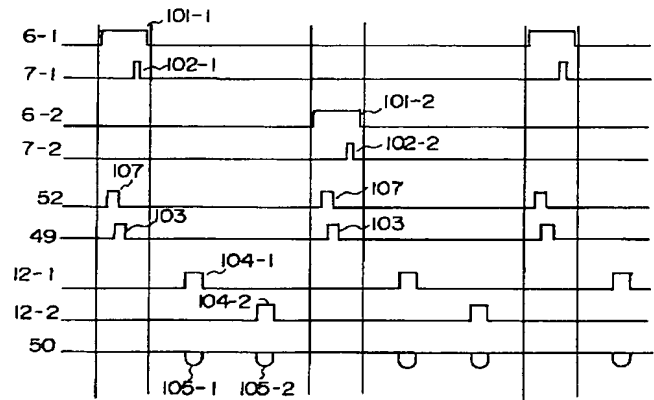
【図3】



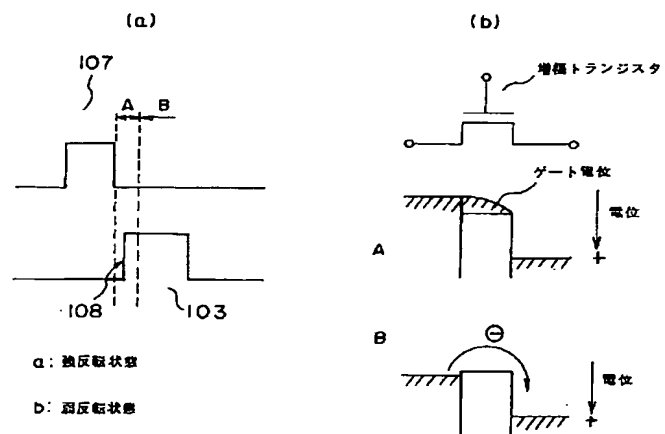
【図2】



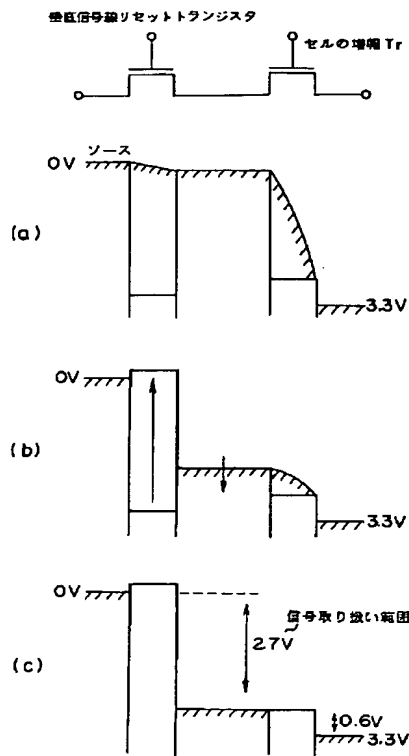
【図4】



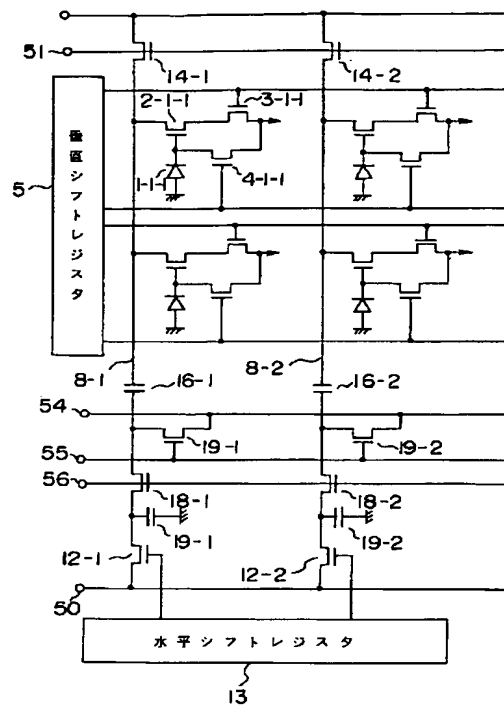
【図5】



【図6】

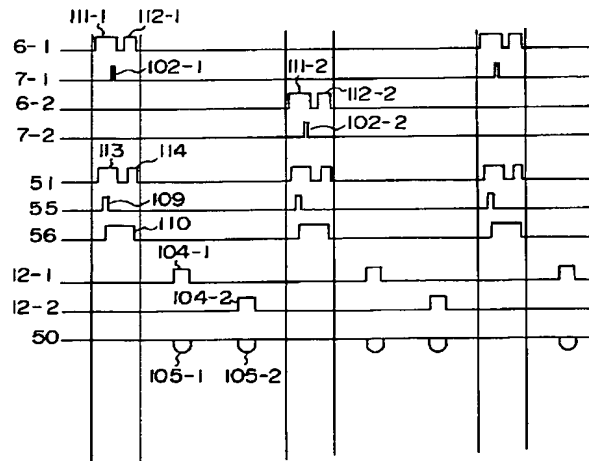
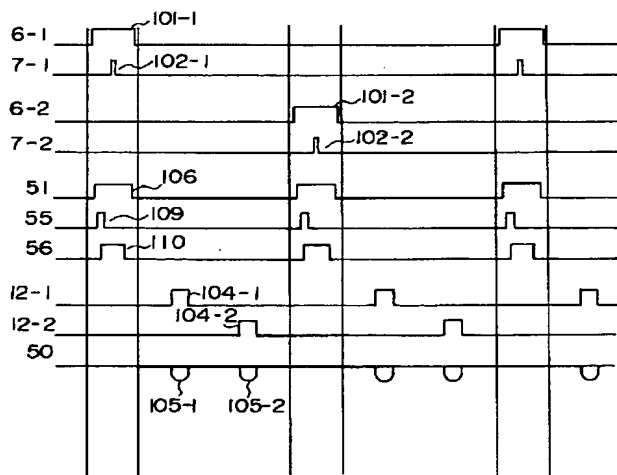


【図7】

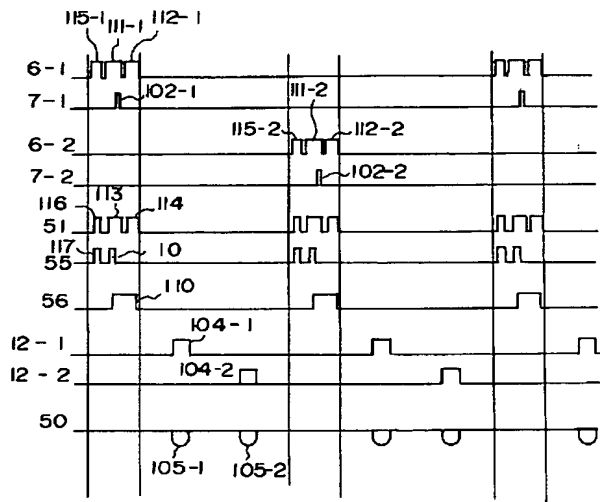


【図9】

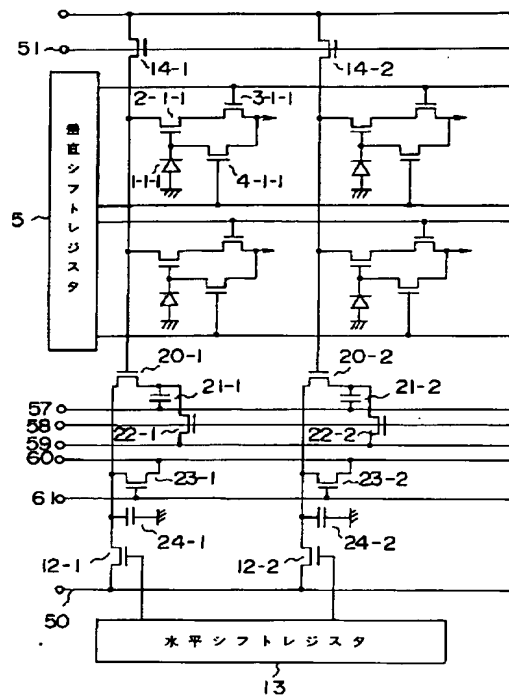
【図8】



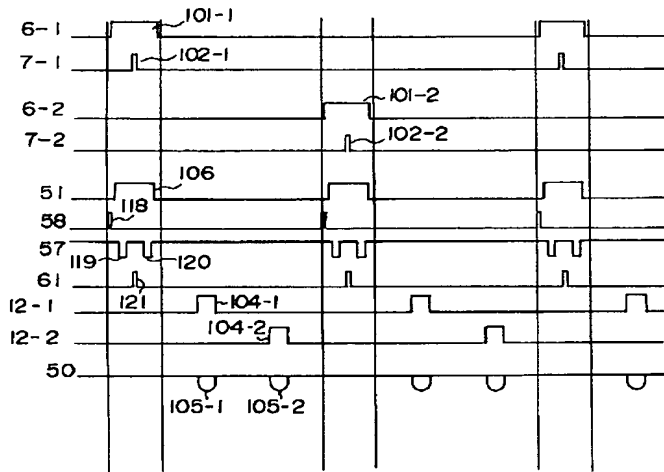
【図10】



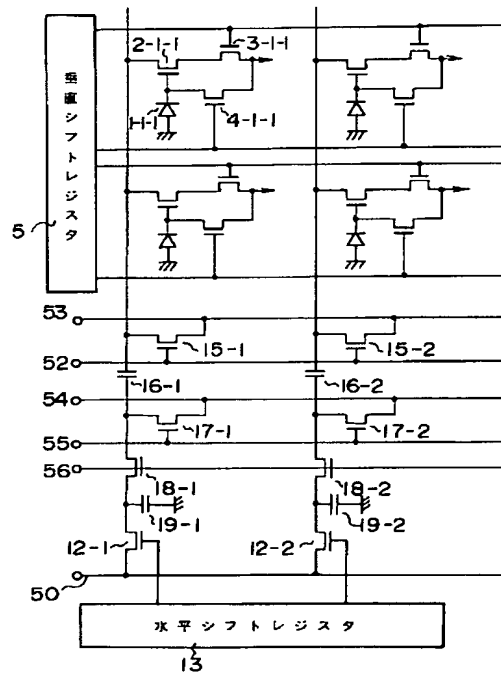
【図11】



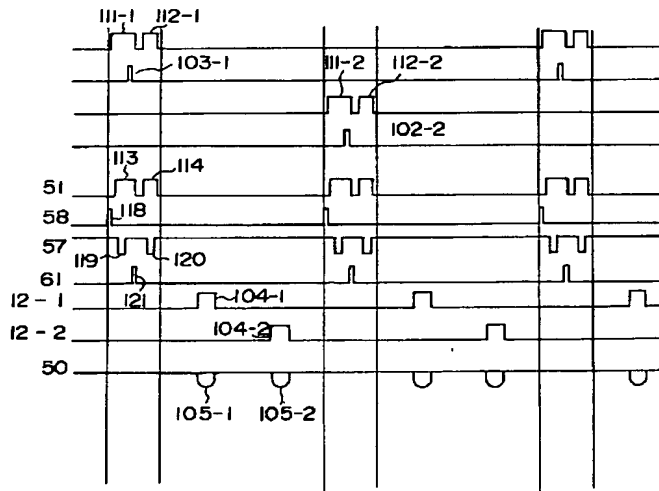
【図12】



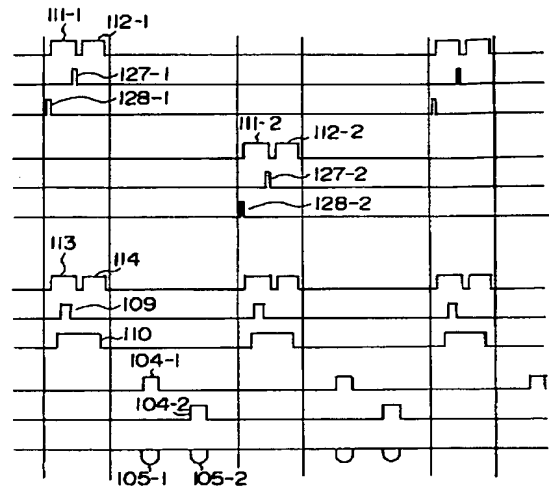
【図15】



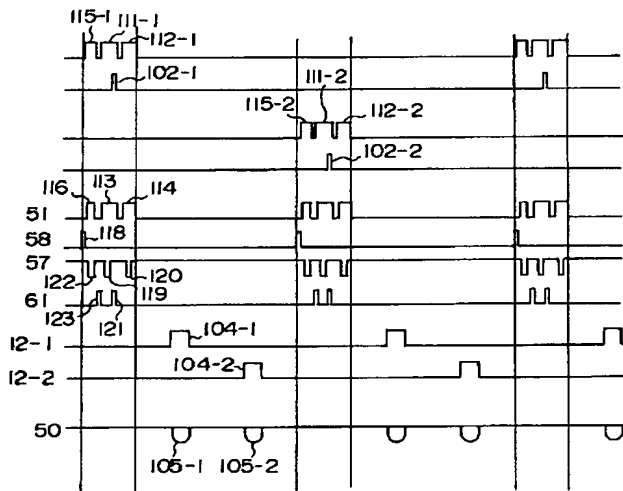
【図13】



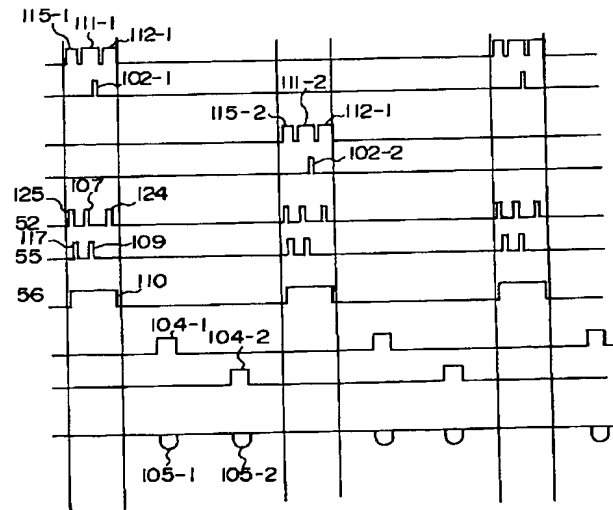
【図25】



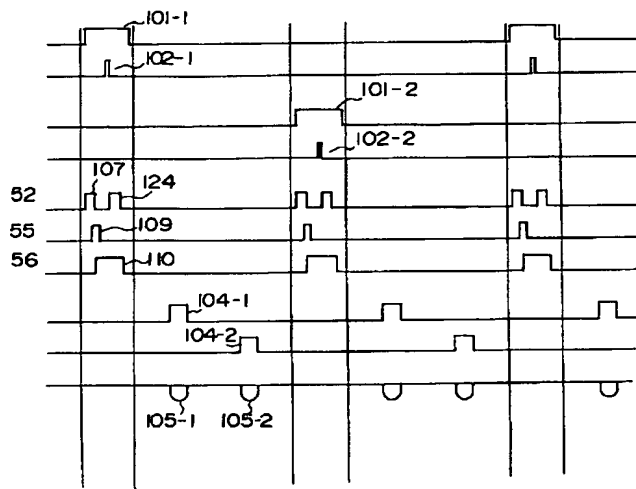
【図14】



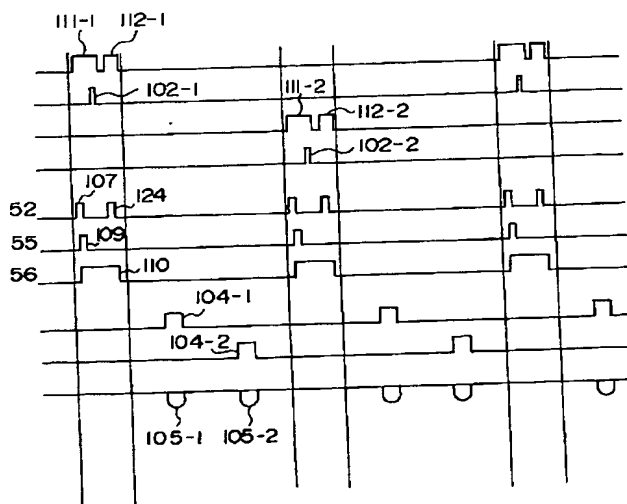
【図18】



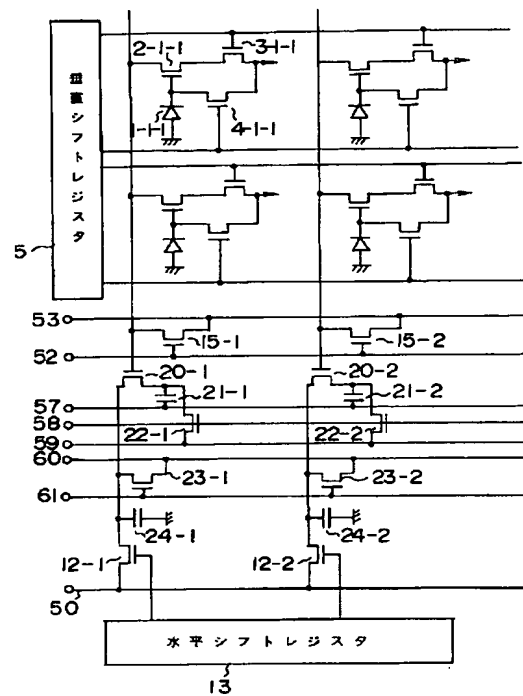
【図16】



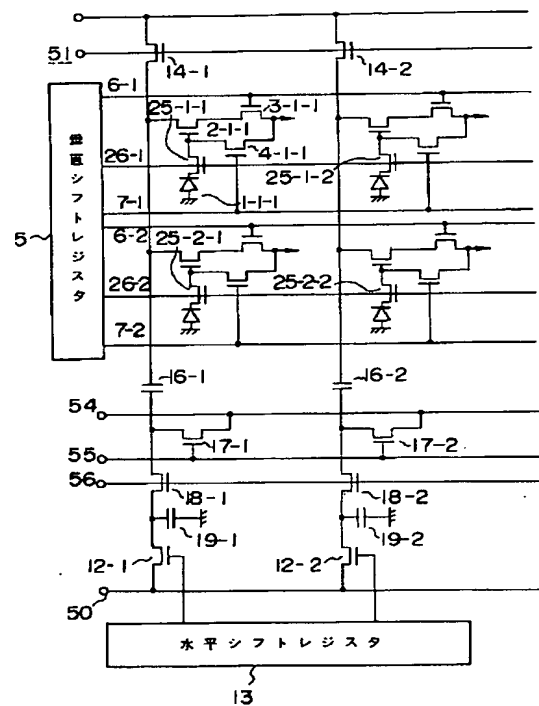
【図17】



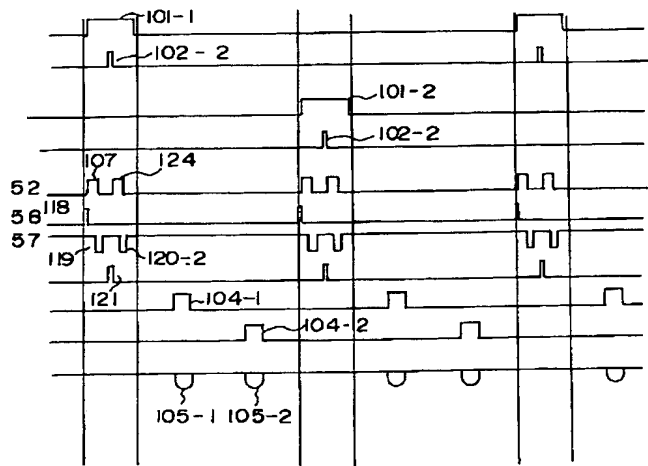
【図19】



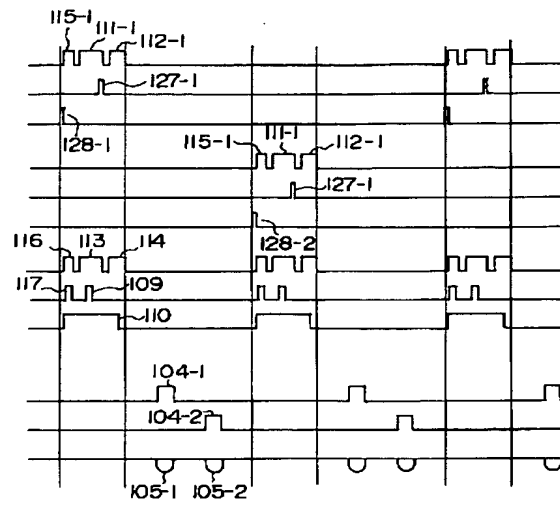
【図23】



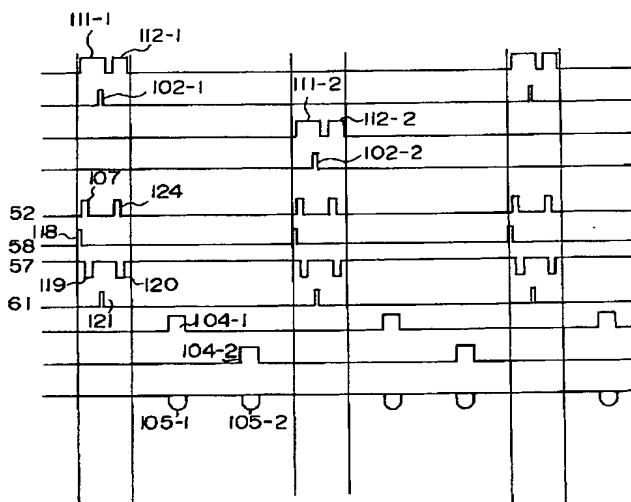
【図20】



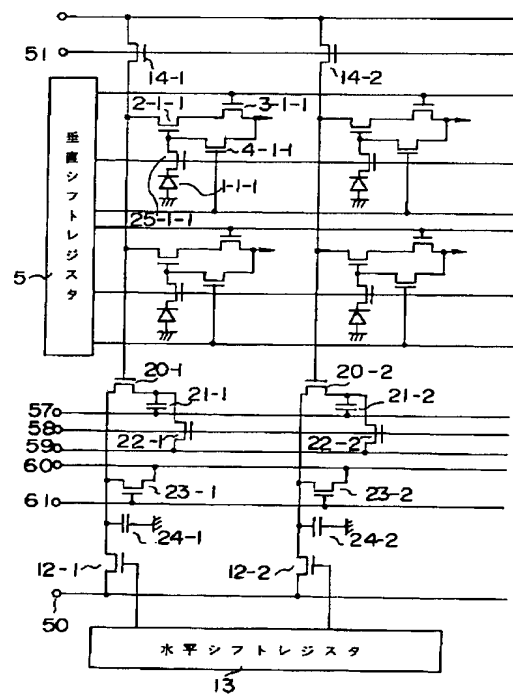
【図26】



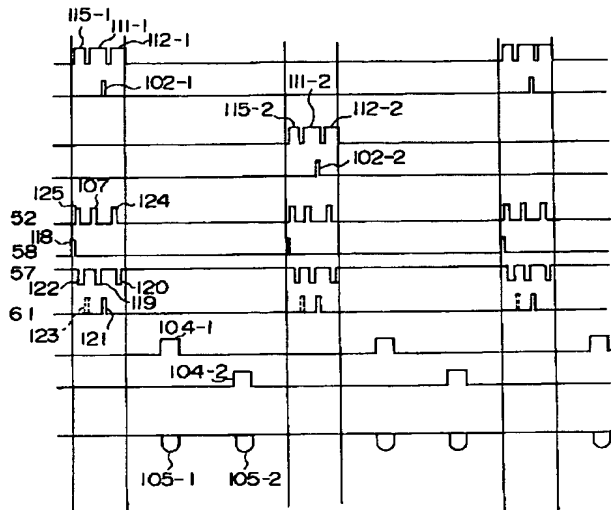
【図21】



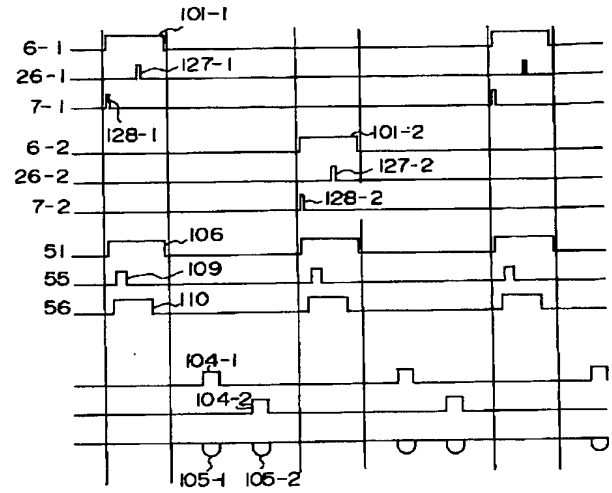
【図27】



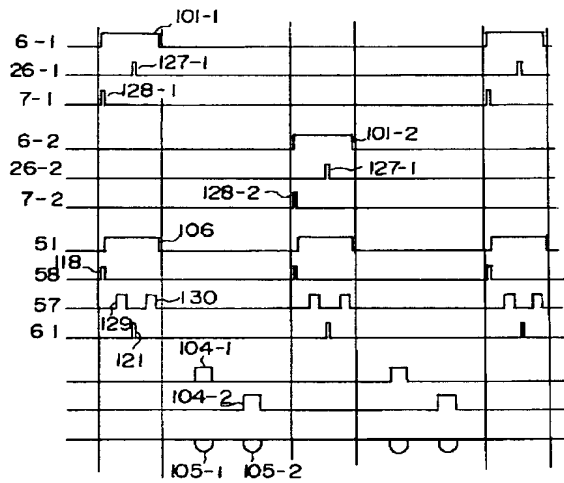
【図22】



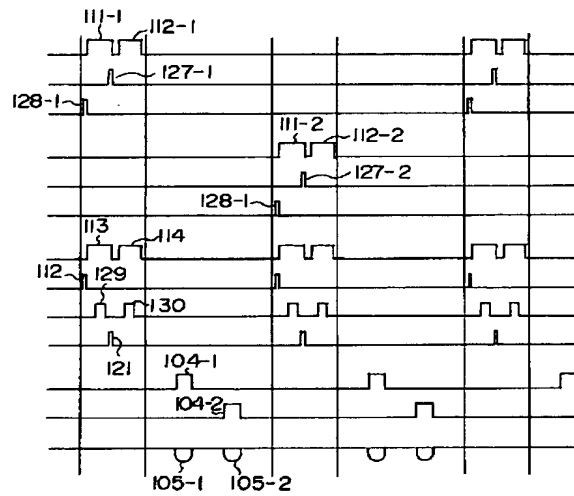
【図24】



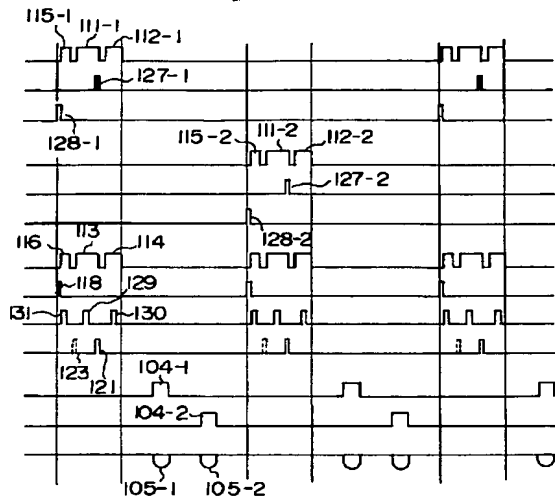
【図28】



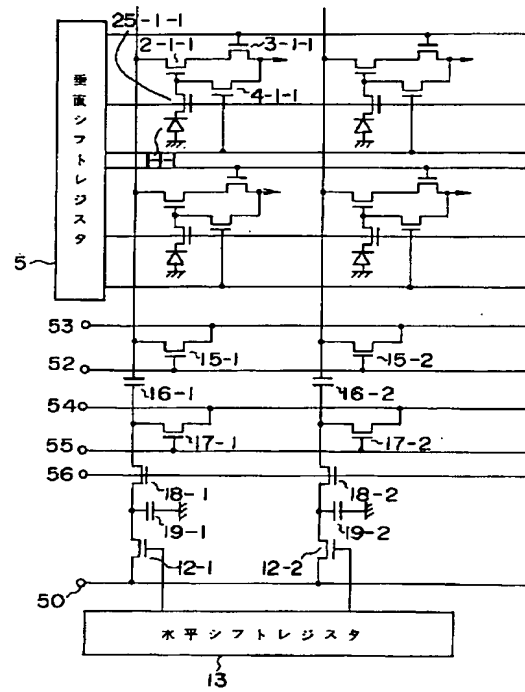
【図29】



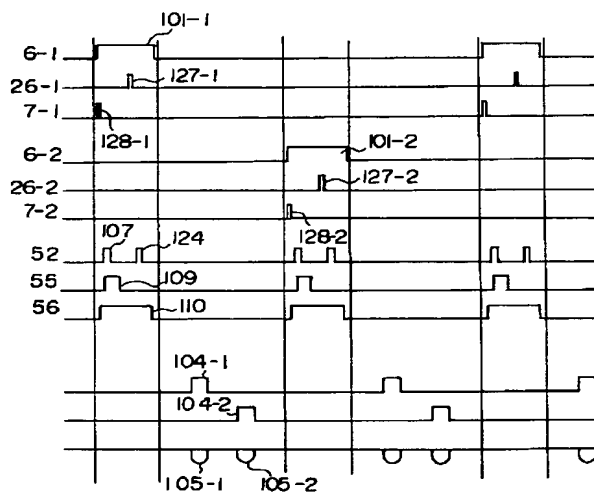
【図30】



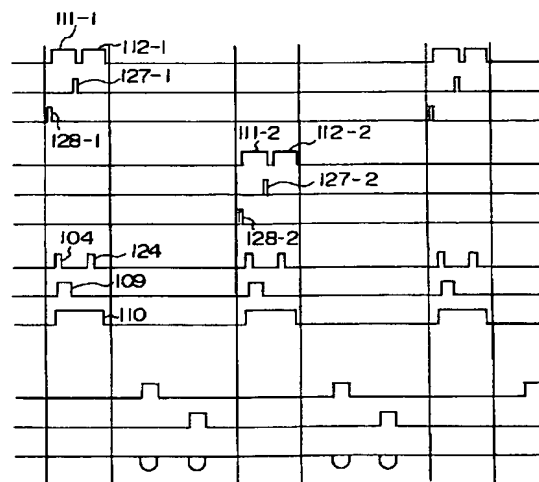
【図31】



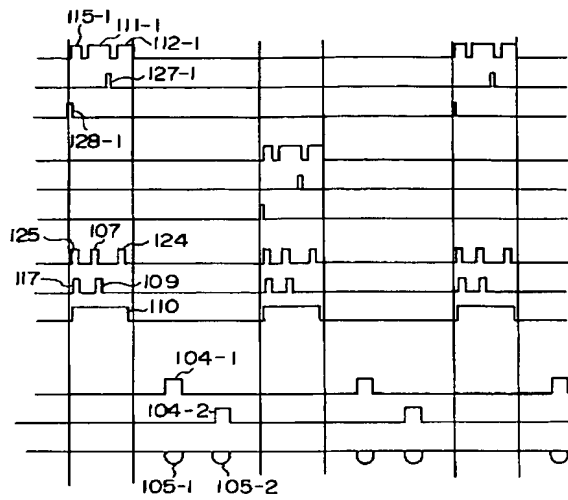
【図32】



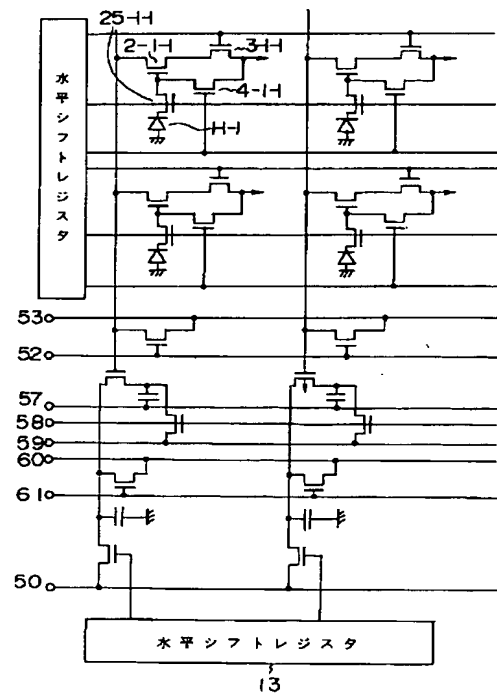
【図33】



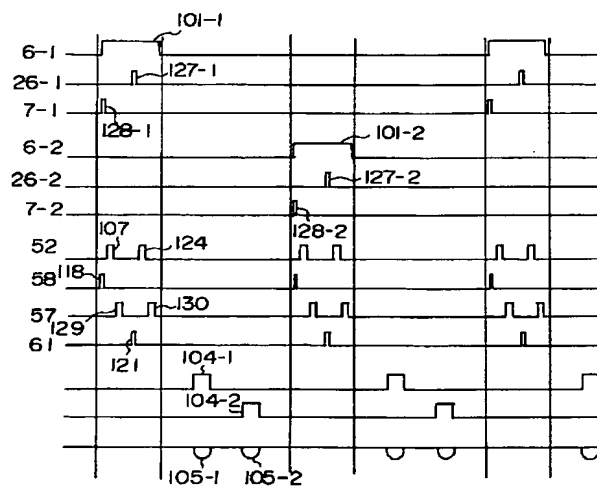
【図34】



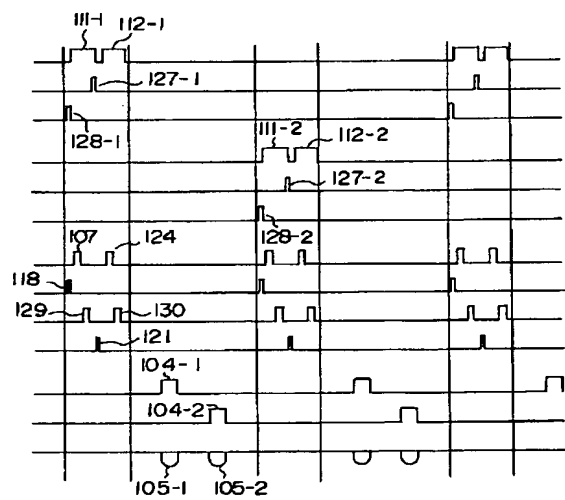
【図35】



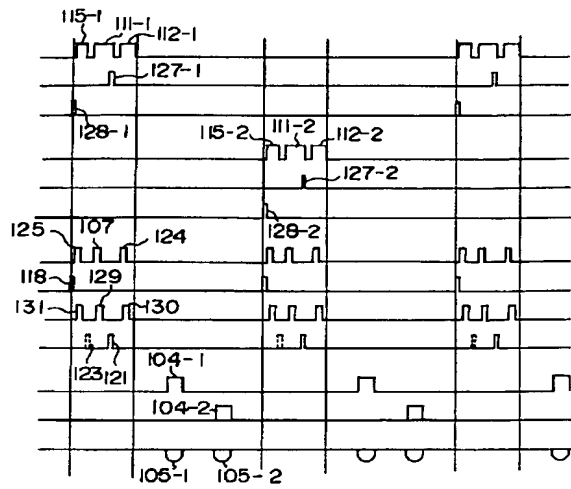
【図36】



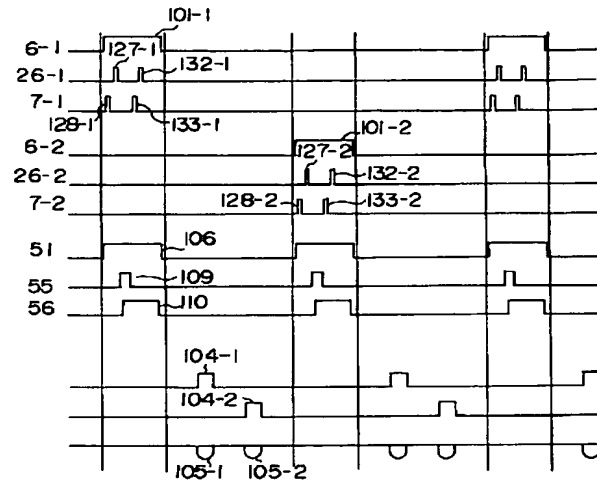
【図37】



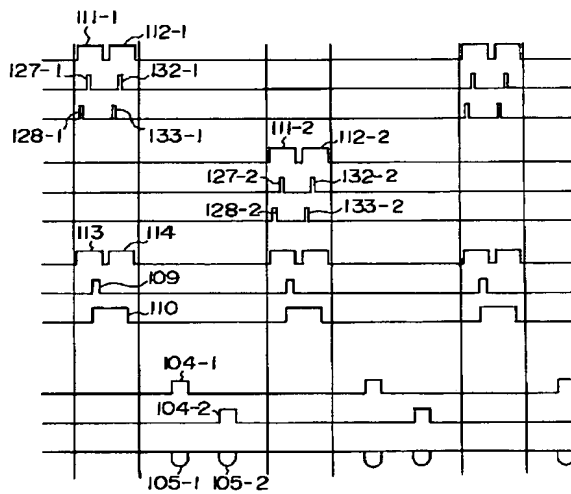
【図38】



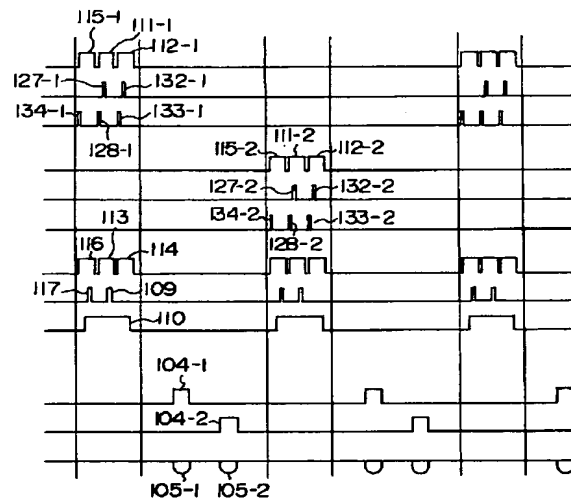
【図39】



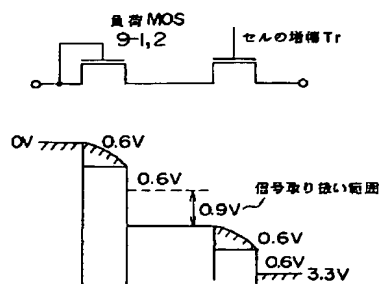
【図40】



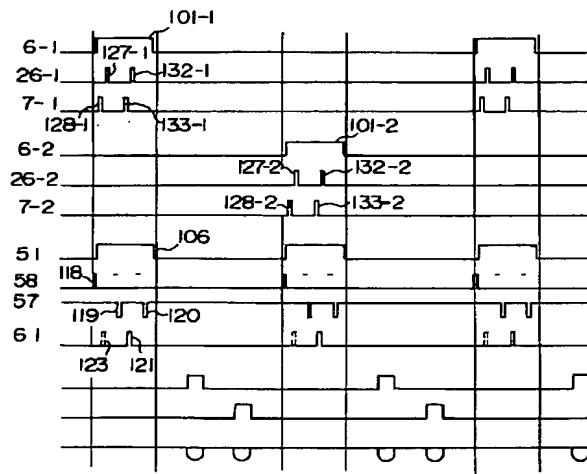
【図41】



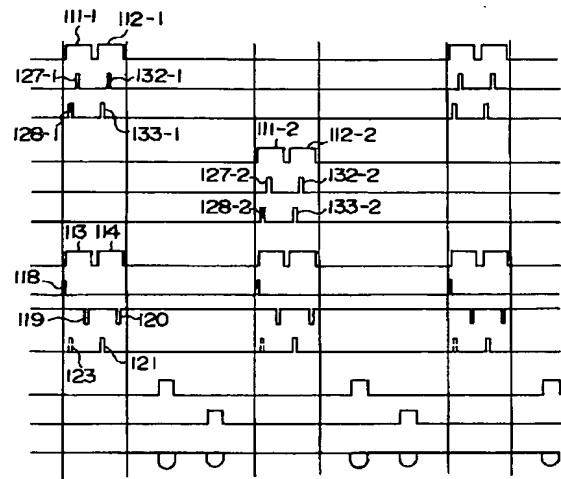
【図53】



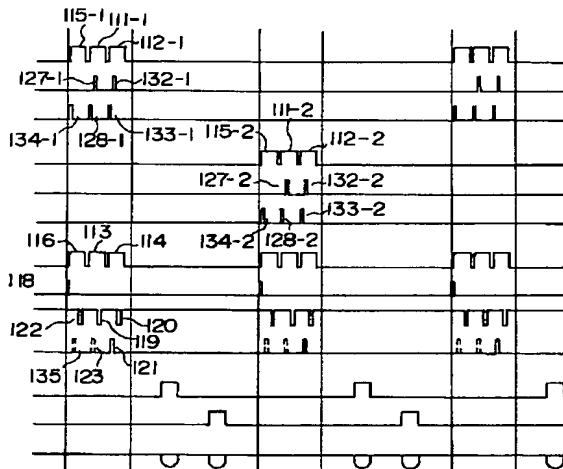
【図42】



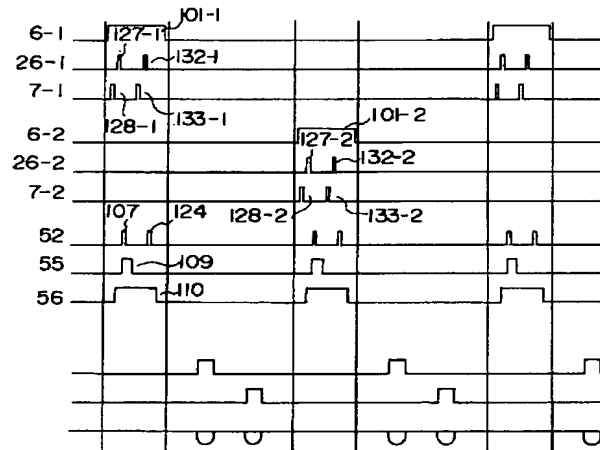
【図43】



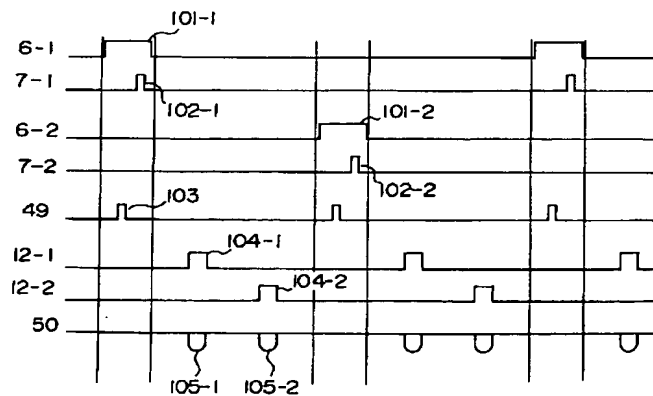
【図44】



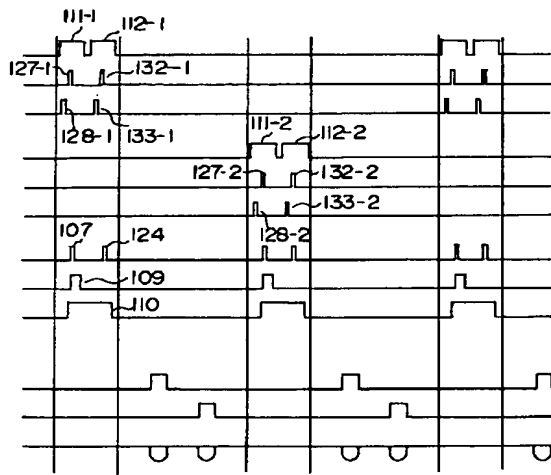
【図45】



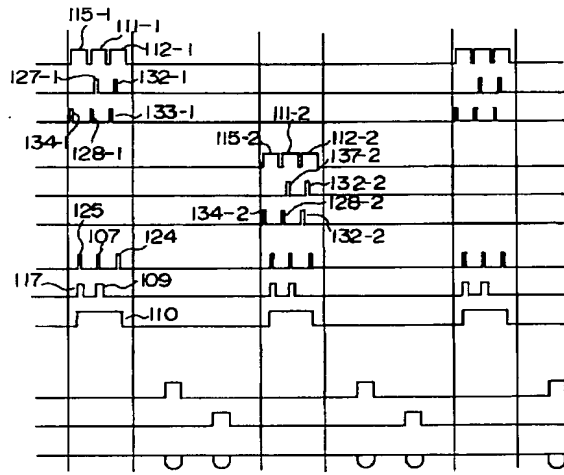
【図52】



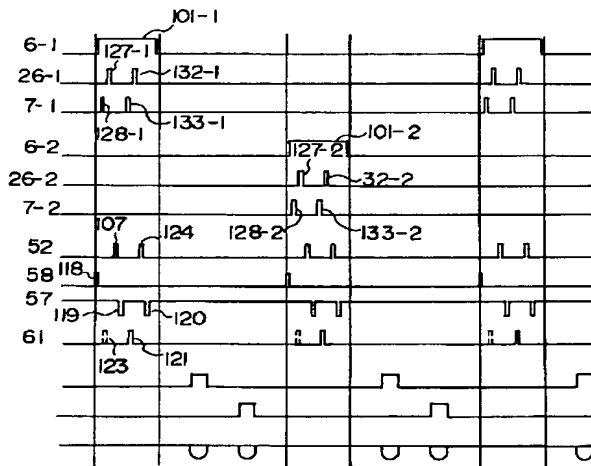
【図46】



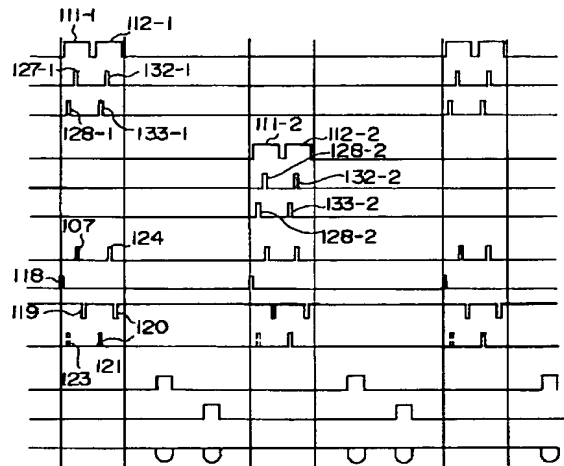
【図47】



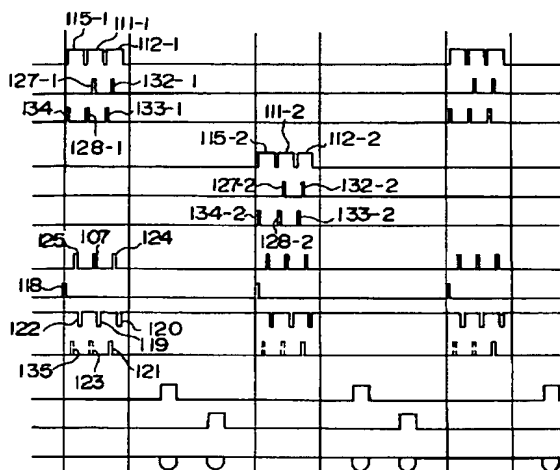
【図48】



【図49】



【図50】



【図51】

